



PCT

特許協力条約に基づいて公開された国際出願

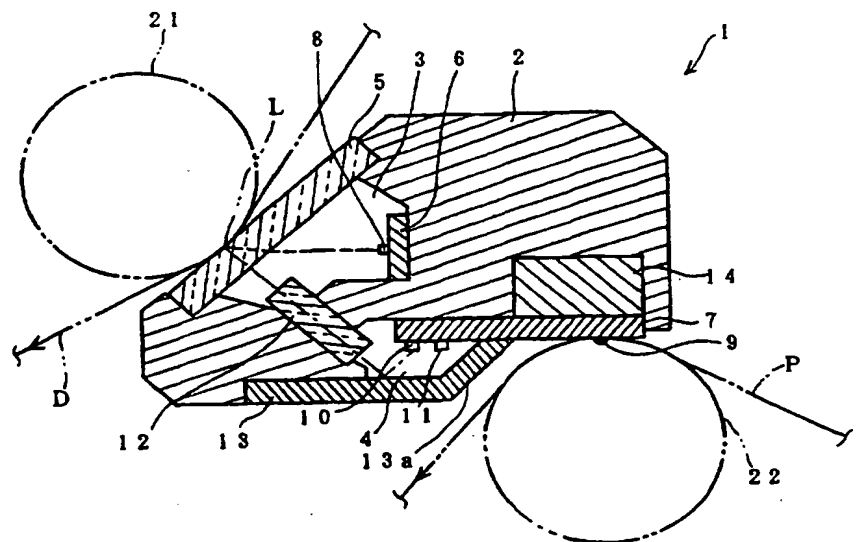
<p>(51) 国際特許分類 H04N 1/024</p>	<p>A1</p>	<p>(11) 国際公開番号 WO98/05158</p> <p>(43) 国際公開日 1998年2月5日(05.02.98)</p>												
<p>(21) 国際出願番号 PCT/JP97/02642</p> <p>(22) 国際出願日 1997年7月29日(29.07.97)</p> <p>(30) 優先権データ</p> <table border="0"> <tr> <td>特願平8/200143</td> <td>1996年7月30日(30.07.96)</td> <td>JP</td> </tr> <tr> <td>特願平8/231581</td> <td>1996年9月2日(02.09.96)</td> <td>JP</td> </tr> <tr> <td>特願平8/270627</td> <td>1996年10月14日(14.10.96)</td> <td>JP</td> </tr> <tr> <td>特願平9/171337</td> <td>1997年6月27日(27.06.97)</td> <td>JP</td> </tr> </table> <p>(71) 出願人 (米国を除くすべての指定国について) ローム株式会社(ROHM CO., LTD.)(JP/JP) 〒615 京都府京都市右京区西院溝崎町21番地 Kyoto, (JP)</p> <p>(72) 発明者 ; および</p> <p>(75) 発明者 / 出願人 (米国についてのみ) 藤本久義(FUJIMOTO, Hisayoshi)(JP/JP) 大西弘朗(ONISHI, Hiroaki)(JP/JP) 〒615 京都府京都市右京区西院溝崎町21番地 ローム株式会社内 Kyoto, (JP)</p> <p>(74) 代理人 弁理士 吉田 稔、外(YOSHIDA, Minoru et al.) 〒543 大阪府大阪市天王寺区玉造元町2-32-1301 Osaka, (JP)</p>		特願平8/200143	1996年7月30日(30.07.96)	JP	特願平8/231581	1996年9月2日(02.09.96)	JP	特願平8/270627	1996年10月14日(14.10.96)	JP	特願平9/171337	1997年6月27日(27.06.97)	JP	<p>(81) 指定国 CN, JP, US, 欧州特許 (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).</p> <p>添付公開書類 国際調査報告書</p>
特願平8/200143	1996年7月30日(30.07.96)	JP												
特願平8/231581	1996年9月2日(02.09.96)	JP												
特願平8/270627	1996年10月14日(14.10.96)	JP												
特願平9/171337	1997年6月27日(27.06.97)	JP												

(54) Title: PICTURE READING/WRITING HEAD AND INTEGRATED CIRCUIT USED FOR THE SAME

(54) 発明の名称 画像読み書きヘッドおよびこれに用いる集積回路

(57) Abstract

A picture reading/writing head (1) is provided with an integrated circuit (10) for reading equipped with a plurality of light receiving elements which read a picture on an original (D) by receiving reflected light from the original (D) on a picture reading surface set on one surface of a casing (2) through an optical lens (12), a plurality of heating elements (9) which are arranged on the different surface of the casing (2) from the picture reading surface to form a picture on recording paper by generating heat, and an integrated circuit (11) for writing which drives and controls the elements (9). The integrated circuit (10), the heating elements (9), and the integrated circuit (11) are provided on one main surface of a substrate (7) held on the casing (2) and, at the same time, a reflecting means (13) for making the reflected light passed through the lens (12) incident to the light receiving elements is also provided on the main surface.



(57) 要約

画像読み書きヘッド(1)は、ケーシング(2)の一面に設定された画像読み取り面上の読み取り原稿(D)からの反射光を光学レンズ(12)を介して受光することにより上記読み取り原稿上の画像を読み取る複数の受光素子を備えた読み取り用集積回路(10)と、ケーシング(2)における上記画像読み取り面と異なる面に配置され、発熱することにより記録用紙上に画像を形成させる複数の発熱素子(9)と、これら発熱素子(9)を駆動制御する書き込み用集積回路(11)とを備える。上記読み取り用集積回路(10)、上記発熱素子(9)および上記書き込み用集積回路(11)は、上記ケーシング(2)に保持させた基板(7)の一方の主面に設けられているとともに、上記光学レンズ(12)を通過した上記反射光を上記受光素子に入射させるための反射手段(13)が設けられている。

情報としての用途のみ

PCTに基づいて公開される国際出願をパンフレット第一頁にPCT加盟国を同定するために使用されるコード

AL	アルバニア	DK	デンマーク	LK	スリランカ	PT	ポルトガル
AM	アルメニア	DE	ドイツ	LR	リベリア	RO	ルーマニア
AT	オーストリア	EE	エストニア	LS	レソト	RU	ロシア連邦
AZ	アゼルバイジャン	FI	フィンランド	LT	リトアニア	SD	スーダン
BB	バハマ	FR	フランス	LU	ルクセンブルグ	SE	スウェーデン
BG	ブルガリア	GB	イギリス	LV	ラトヴィア	SG	シンガポール
BJ	ベナン	GE	グルジア	MC	モナコ	SI	スロベニア
BR	ブラジル	GN	ギニア	MD	モルドバ	SK	スロバキア共和国
BY	ベラルーシ	GR	ギリシャ	MG	マダガスカル	SN	セネガル
CA	カナダ	GU	グアム	MK	マケドニア共和国	SZ	スワジランド
CC	中東	IE	アイルランド	ML	マリ	TD	チャド
CF	中央アフリカ共和国	IT	イタリア	MN	モンゴル	TG	トーゴ
CH	スイス	JP	日本	MR	モリタニア	TJ	タジキスタン
CI	コートジボワール	KE	ケニア	MW	マラウイ	TM	トルクメニスタン
CN	中国	KG	キルギスタン	MX	メキシコ	TR	トルコ
CZ	チェコ共和国	KR	朝鮮民主主義人民共和国	NE	ニジェール	TT	トリニダード・トバゴ
DE	ドイツ	KZ	カザフスタン	NL	オランダ	UA	ウクライナ
		LI	リヒテンシュタイン	NO	ノルウェー	UG	ウガンダ
				NZ	ニュージーランド	UZ	ウズベキスタン共和国
				PL	ポーランド	VN	ベトナム

## 明 細 書

### 画像読み書きヘッドおよびこれに用いる集積回路

#### 技術分野

本願発明は、画像読み取り機能と、熱転写方式または感熱方式による印字機能を併せ備える画像読み書きヘッドに関する。

#### 発明の背景

たとえば、ファクシミリ装置などの画像処理装置においては、画像読み取り機能をつかさどるイメージセンサと、受信した画像または上記イメージセンサによって読み取った画像を感熱記録紙等に記録するためのサーマルプリントヘッドとが別個に設けられるのが普通である。

画像処理装置において、画像読み取り機能と画像を感熱記録紙等に記録することができる機能とを併せ備える画像読み書きヘッドが実現すれば、上記のようなファクシミリ装置の組み立て部品点数が減少するし、また、ヘッドの占有スペースが節約できてファクシミリ装置等のさらなる小型化が大いに期待できる。

このような画像読み書きヘッドの一例は、特開平 6-319013 号公報に提案されている。同公報に提案されている画像読み書きヘッドは、ケーシングの上面に設定した画像読み取り面からの反射光をロッドレンズアレイを介して基板の底面に配置した素子搭載用基板の上面側に設けた受光素子に集光させるようにしてイメージセンサ機能を達成する一方、ケーシングの底面に上記素子搭載用基板と隣接させて配置した発熱素子形成基板の下面側に複数の発熱素子を列状配置するとともに、この発熱素子を駆動するための駆動 IC を上記素子搭載用基板の下面側に搭載してサーマルプリントヘッド機能を達成している。

しかしながら、上記構成の画像読み書きヘッドにおいては、次のような解決すべき課題が存在する。

第 1 に、素子搭載用基板の一面にイメージセンサ用の受光素子を、他面にサーマルプリントヘッド用の駆動 IC を搭載していることから、この素子搭載用基板

の製造が實際上非常に困難であるという問題がある。すなわち、この素子搭載用基板の両面に微細な配線パターンを形成する必要があるとともに、この素子搭載用基板の両面にチップボンディングおよびワイヤボンディングによる素子搭載処理を行わねばならず、現状において、かかる製造工程を支障なく行うことは、きわめて困難である。

第2に、素子搭載用基板と発熱素子形成基板とを別体に行っているため、このことが部品点数の増加および組み立て工数の増加を招き、結果として画像読み書きヘッドのコストを押し上げる。

第3に、画像読み取り面から受光素子までの距離として、ロッドレンズアレイのいわゆる共役長がそのまま反映されているため、ヘッドとしての厚み方向の薄型化を一段と進めることができない。

第4に、イメージセンサ用の受光素子と、サーマルプリントヘッド用の駆動ICとが別々に設けられているため、このことがヘッドとしてのコスト上昇要因にもなっている。

したがって、本願発明の目的は、より簡便に製造しうる画像読み書きヘッドを提供することである。

本願発明の他の目的は、より部品点数を削減した画像読み書きヘッドを提供することである。

本願発明のさらに他の目的は、より外形寸法を小型化できる画像読み書きヘッドを提供することである。

本願発明のさらに他の目的は、画像読み書きヘッド用として好適な集積回路を提供することである。

## 発明の概要

本願発明の第1の側面によって提供される画像読み書きヘッドは、ケーシングの一面に設定された画像読み取り面上の読み取り原稿からの反射光を光学レンズを介して受光することにより上記読み取り原稿上の画像を読み取る複数の受光素子を備えた読み取り用集積回路と、ケーシングにおける上記画像読み取り面と異なる面に配置され、発熱することにより記録用紙上に画像を形成させる複数の発

熱素子と、これら発熱素子を駆動制御する書き込み用集積回路とを備えた画像読み書きヘッドであって、

上記読み取り用集積回路、上記発熱素子および上記書き込み用集積回路は、上記ケーシングに保持させた基板の一方の主面に設けられているとともに、上記光学レンズを通過した上記反射光を上記受光素子に入射させるための反射手段が設けられていることを特徴とする。

すなわち、この画像読み書きヘッドは、ケーシングにおける互いに異なる面に画像読み取り面と発熱素子とが配置されているにもかかわらず、同一の基板の同一主面上に上記発熱素子、この発熱素子を駆動制御するための書き込み用集積回路、および受光素子を備える読み取り用集積回路が設けられている。そうして、この基板上に設けられた読み取り用集積回路上の受光素子に読み取り原稿からの反射光を入射させるために、反射手段が設けられている。すなわち、原稿からの反射光は、光学レンズを経て、反射手段によってその光路を屈曲させられながら、上記受光素子に入射させられる。

この画像読み書きヘッドは、基本的に、同一の基板の同一の主面上に発熱素子、書き込み用集積回路および読み取り用集積回路が搭載されているので、片面にのみ配線パターンを形成した基板材料上に、発熱素子の形成、各集積回路のボンディング、所定のワイヤボンディング等の工程処理を行うことができるので、基板の両面に集積回路を搭載することに比較し、製造工程を著しく簡略化することができる。

また、画像読み取り面からの反射光は、反射手段によって屈曲させられて受光素子に入射させられているので、光学レンズとして、いわゆるセルフオックレンズアレイを用いる場合であっても、ケーシングの厚み寸法を、上記セルフオックレンズの共益長よりも短縮することができる。このことは、この画像読み書きヘッドの小型化に大きく寄与する。

好ましい実施の形態においては、上記読み取り用集積回路を動作させるためのクロック信号と上記書き込み用集積回路を動作させるためのクロック信号とを同一のクロック信号で共用している。

このようにすれば、読み取り用集積回路と書き込み用集積回路とに各別のクロ

ック信号を供給する場合と比較して、画像読み書きヘッドの外部から基板の配線パターンにクロック信号を供給するためのコネクタのピン数を減少させることができ、コネクタの小型化を実現できる。

好ましい実施の形態においてはまた、上記読み取り用集積回路における読み取り画像信号の転送方向と、上記書き込み用集積回路における記録画像データの転送方向を一致させることにより、上記読み取り画像信号を2値化して上記記録画像データとするコピー時に、上記記録用紙上に画像を正しく形成できるようにしている。

このようにすれば、複数の読み取り用集積回路と複数の書き込み用集積回路とを発熱素子の配列方向と平行に並設した画像読み書きヘッドにおいて、読み取り用集積回路からの読み取り画像信号を2値化して記録画像データとして書き込み用集積回路に供給したときに、記録画像が原稿画像の左右を反転させたいわゆるミラー画像になることがない。

すなわち、画像読み書きヘッドは、読み取り原稿と記録用紙との送り方向が同一方向で、コピー時に原稿面と記録面とが画像読み書きヘッドを挟んで相対向するような使い方をされることが多いと考えられる。そして、複数の読み取り用集積回路は、初段の読み取り用集積回路の第1ビットから順次1ライン分の読み取り画像信号を出力するので、これを2値化した記録画像データは、最終段の書き込み用集積回路の最終ビットから順次格納されることになる。これは、書き込み用集積回路においては、初段の書き込み用集積回路のシフトレジスタの第1ビットにシリアルに入力された記録画像データが最終段の書き込み用集積回路のシフトレジスタの最終ビット側へ順次転送されるためである。ここで、原稿面と記録面とが相対向しているので、初段の読み取り用集積回路の第1ビットの読み取り位置が原稿面の左端部に一致しているとする、記録面の左端部は最終段の書き込み用集積回路の最終ビットに対応する。したがって、初段の読み取り用集積回路の第1ビットからの読み取り画像信号を2値化した記録画像データを最終段の書き込み用集積回路の最終ビットに格納すれば、ミラー画像でない正しい画像が記録されることになる。このときの読み取り画像信号の転送方向は、初段の読み取り用集積回路の第1ビットから最終段の読み取り用集積回路の最終ビットへの

方向であり、記録画像データの転送方向は、初段の書き込み用集積回路の第1ビットから最終段の書き込み用集積回路の最終ビットへ方向であって、両者は一致している。

好ましい実施の形態においてはさらに、上記読み取り用集積回路と上記書き込み用集積回路とは、1つのチップに一体化されている。

このようにすれば、受光素子およびその出力制御回路と発熱素子のための駆動制御回路とが1つのチップに一体化できるので、読み取り用集積回路と書き込み用集積回路とを別のチップにして別個に実装する場合と比較して、基板上にチップが占める面積を小さくすることができる。したがって、基板の面積を小さくでき、画像読み書きヘッドをさらに小型化することができる。

好ましい実施の形態においてはまた、上記ケーシングにおける上記基板の発熱素子の背後に位置する部位には、上記ケーシングよりも熱伝導率の大きな材料からなる吸熱部材が設けられている。

このようにすれば、発熱素子による熱が基板から吸熱部材に速やかに移動するので、基板の温度上昇を抑制することができ、熱による受光素子の特性変化および基板の変形や損傷を良好に防止することができる。なお、本願発明においては、上述のように、発熱素子と、この発熱素子を駆動制御するための書き込み用集積回路と、受光素子を含む読み取り用集積回路とを基板の一方の主面に設けているので、基板の他面には配線パターンや電子部品実装をする必要がないことから、基板の他面と吸熱部材との接触面積を大きくすることができ、したがって効果的に基板の温度上昇を抑制することができる。

好ましい実施の形態において、上記光学レンズは、セルフオックレンズアレイであり、他の好ましい実施の形態において、上記光学レンズは、複数の非球面凸レンズである。セルフオックレンズアレイを用いる場合、画像読み取り面上の1ライン分の画像が正立等倍に受光素子に集光させられる。この構成は、いわゆる密着型イメージセンサにおいて普通に用いられる手法であり、実施化が容易である。光学レンズとして複数の非球面凸レンズを用いる場合には、個々の非球面凸レンズは、個々の読み取り用集積回路と対応して配置され、画像読み取り面上の1ライン分の画像が、所定の長さ範囲ごとに、倒立して各読み取り用集積回路上

の受光素子列に集束させられる。また、光学レンズから画像読み取り面までの光学的距離と、光学レンズから受光素子までの光学的距離を異ならせることにより、読み取りライン上の実距離より縮小した距離内に画像を集束させることができる。したがって、個々の読み取り用集積回路を小型化して、そのコストを低減することができる。

好ましい実施の形態において、上記反射手段は、上記光学レンズを通過した上記反射光を1回反射させて上記受光素子に傾斜状に入射させる。また、他の好ましい実施の形態においては、上記反射手段は、上記光学レンズを通過した上記反射光を複数回反射させて上記受光素子に垂直または略垂直に入射させる。このように光学レンズからの光学的距離に余裕がある限り、反射回数を選択することにより、受光素子への入射角を適宜選択することができる。また、受光素子の効率からいえば、垂直に入射させるのが望ましい。

上記反射手段としては、1または複数の鏡面によって形成することもできるし、プリズムによって形成することもできる。この場合において、上記鏡面は、上記ケーシングとは別体のカバー部材の内面に金属蒸着あるいはスパッタリングにより形成されており、かつ、このカバー部材は、上記基板上に搭載された読み取り用集積回路および書き込み用集積回路を覆っている。

他の好ましい実施の形態においては、上記プリズムは、透明樹脂成形品であり、上記ケーシングまたは上記基板上に搭載された読み取り用集積回路および書き込み用集積回路を覆うカバー部材に嵌合保持されている。

本願発明の第2の側面によって提供される画像読み書きヘッド用集積回路は、読み取り原稿からの反射光を受光することにより上記読み取り原稿上の画像を読み取る複数の受光素子と、発熱することにより記録用紙上に画像を形成させる複数の発熱としとを備えた画像読み書きヘッドを制御する画像読み書きヘッド用集積回路であって、

上記複数の受光素子と、上記複数の受光素子からの出力を順次取り出す受光素子制御回路と、記録画像に応じて上記複数の発熱素子に選択的に通電する発熱素子制御回路とが1つのチップに形成されていることを特徴としている。

この画像読み書きヘッド用集積回路によれば、受光素子と受光素子制御回路と



発熱素子制御回路とを1つのチップに形成しているので、受光素子および受光素子制御回路を実現する読み取り用集積回路と発熱素子制御回路を実現する書き込み用集積回路とを各別に設ける場合に比較し、基板上における設置スペースを小さくすることができるのみならず、電源やクロックパルスなどを双方の集積回路に各別に供給する必要がないことから、基板上の配線パターンが少なくても足りる。したがって、基板を小型化でき、ひいては画像読み書きヘッドを小型化することができる。しかも、読み取り用集積回路と書き込み用集積回路とを各別に製造する必要がないことから、集積回路の製造コストを低減でき、さらには基板へのチップボンディングや配線パターン形成の手間を軽減できる結果、画像読み書きヘッドの安価にできる。

好ましい実施の形態においては、複数の受光素子がチップの表面の一侧縁近傍に配置され、信号用および電源用の全てのパッドがチップの表面の他側縁近傍に配置されている。

このようにすれば、パッドと基板上の配線パターンとをワイヤボンディングにより接続したときに、ワイヤにより受光素子への入射光が遮られるのを確実に防止することができる。

好ましい実施の形態においては、受光素子制御回路におけるタイミング制御のためのクロック信号と、発熱素子制御回路におけるタイミング制御のためのクロック信号とが1つのクロック信号で兼用される。

このようにすれば、基板の配線パターンを減少させることから、配線パターンの設定がより容易になるとともに、基板を小型化できる。

本願発明のその他の特徴および利点は、添付図面を参照して以下に行う詳細な説明から、より明らかとなろう。

#### 図面の簡単な説明

図1は、本願発明の第1の実施形態に係る画像読み書きヘッドの概略斜視図である。

図2は、図1に示される画像読み書きヘッドの長手方向と直交する方向に沿う断面図である。

図 3 は、図 1 に示される画像読み書きヘッドに備えられた第 2 の基板の平面図である。

図 4 は、図 1 に示される画像読み書きヘッドに備えられた第 2 の基板の長手方向端部の要部拡大平面図である。

図 5 は、図 1 に示される画像読み書きヘッドに備えられた第 2 の基板の発熱素子部分の拡大平面図である。

図 6 は、図 1 に示される画像読み書きヘッドに備えられたセンサ IC（読み取り用集積回路）の回路ブロック図である。

図 7 は、図 6 に示されるセンサ IC の各部信号波形図である。

図 8 は、図 1 に示される画像読み書きヘッドに備えられた駆動 IC（書き込み用集積回路）の回路ブロック図である。

図 9 は、図 8 に示される駆動 IC の各部信号波形図である。

図 10 は、コピー時における読み取り画像と記録画像との関係の説明図である。

図 11 は、本願発明の第 2 の実施形態に係る画像読み書きヘッドの長手方向と直交する方向に沿う断面図である。

図 12 は、図 11 に示される画像読み書きヘッドに備えられた第 2 の基板の平面図である。

図 13 は、図 11 に示される画像読み書きヘッドに備えられた第 2 の基板の長手方向端部の要部拡大平面図である。

図 14 は、図 11 に示される画像読み書きヘッドに備えられた集積回路の回路ブロック図である。

図 15 は、図 11 に示される画像読み書きヘッドに備えられた集積回路の略示平面図である。

図 16 は、本願発明の第 3 の実施形態に係る画像読み書きヘッドの概略斜視図である。

図 17 は、図 16 に示される画像読み書きヘッドの長手方向と直交する方向に沿う断面図である。

図 18 は、図 17 の X-X 線に沿う断面図である。

図 19 は、本願発明の第 4 の実施形態に係る画像読み書きヘッドの要部断面図

である。

図 20 は、本願発明の第 5 の実施形態に係る画像読み書きヘッドの要部断面図である。

図 21 は、図 20 に示される画像読み書きヘッドにおけるプリズム保持構造の説明図である。

図 22 は、本願発明の第 6 の実施形態に係る画像読み書きヘッドの要部断面図である。

#### 発明を実施するための最良の形態

以下、本願発明の好ましい実施の形態を図面を参照して具体的に説明する。

図 1 ないし図 10 は、本願発明に係る画像読み書きヘッド 1 の第 1 の実施形態を示している。図 1 は、上記画像読み書きヘッド 1 の概略斜視図、図 2 は、同画像読み書きヘッド 1 の長手方向と直交する方向に沿う断面図であって、この画像読み書きヘッド 1 は、所定の長手寸法を有するケーシング 2 を有している。このケーシング 2 には、図 2 に良く表れているように、長手方向両端部を除いて第 1 の凹部 3 と第 2 の凹部 4 とが形成されており、第 1 の凹部 3 の開口を封鎖するようにしてカバーガラス 5 が取付けられている。第 1 の凹部 3 の内部には、第 1 の基板 6 が取り付けられており、第 2 の凹部 4 の内部には、第 2 の基板 7 が取り付けられている。

第 1 の基板 6 の一方の主面には、長手方向所定間隔おきに、照明光源としての複数個の LED チップ 8 が取り付けられている。第 1 の基板 6 の他方の主面は、ケーシング 2 に支持されている。第 2 の基板 7 の一方の主面には、幅方向一側寄りにかつ長手方向に沿って列状に、発熱素子 9 が形成されており、幅方向他側寄りにかつ長手方向に沿って列状に、読み取り用集積回路（以下「センサ IC」と記す）10 および書き込み用集積回路（以下「駆動 IC」と記す）11 とが取り付けられている。ケーシング 2 には、断面矩形状の吸熱部材 14 がインサート成型されており、上記第 2 の基板 7 の他方の主面の略半分は吸熱部材 14 に当接させられている。

上記ケーシング 2 には、第 1 の凹部 3 と第 2 の凹部 4 とを連通させる連通空間

が形成されており、この連通空間には、光学レンズとしてのセルフロックレンズアレイ 12 が設けられている。さらにこのケーシング 2 には、反射カバー体 13 が取り付けられている。この反射カバー体 13 は、幅方向一端から傾斜状に突出する屈曲部 13a を有しており、この屈曲部 13a の先端面は、第 2 の基板 7 の一方の主面に当接している。すなわち、上記センサ IC 10 および駆動 IC 11 は、上記ケーシング 2 の第 2 の基板 7 の一方の主面に搭載されたかたちで、上記反射カバー体 13 によって覆われており、第 2 の基板 7 における発熱素子 9 は、外部に露出させられている。

上記ケーシング 2 は、たとえば樹脂成形によって作製することができる。カバーガラス 5 は、たとえばガラス製あるいは樹脂製によって得ることができる。第 1 の基板 6 は、たとえばガラスエポキシ基板を用いることができる。第 2 の基板 7 は、たとえばアルミナセラミック製とすることができる。LED チップ 8 は、読み取り原稿 D を照射する光源として機能する。発熱素子 9 は、記録用紙 P に画像を記録するための熱源として機能する。この発熱素子 9 の具体的構成については後述する。

センサ IC 10 は、読み取り原稿 D からの反射光を受光して読み取り画像信号を出力する受光素子として機能するイメージセンサと、このイメージセンサの各受光素子からの読み取り画像信号を順次取り出す受光素子制御回路とが形成されたチップからなっており、第 2 の基板 7 の一方の主面にチップボンディングされている。このセンサ IC 10 はまたは、第 2 の基板 7 の一方の主面に形成された配線パターン（図示略）に対してワイヤボンディングにより接続されている。

駆動 IC 11 は、発熱素子 9 を選択的に駆動する発熱素子制御回路が形成されたチップからなっており、第 2 の基板 7 の一方の主面にチップボンディングされている。この駆動 IC 11 はまた、第 2 の基板 7 の一方の主面に形成された配線パターン（図示略）に対してワイヤボンディングにより接続されている。

上記吸熱部材 14 は、たとえばアルミニウムなどの金属からなっており、発熱素子 9 による第 2 の基板 7 の熱を吸収して、第 2 の基板 7 の大幅な温度上昇を阻止する。セルフロックレンズアレイ 12 は、特殊なロッドレンズを樹脂中にインサートしたものであり、読み取り原稿 D からの読み取り原稿 D 上の画像を受光素

子に正立等倍に結像させる機能をもっている。

反射カバー体 13 は、たとえばガラスあるいは樹脂あるいは金属からなっており、上記セルフオックレンズアレイ 12 を通過した読み取り原稿 D から反射光をその光路を屈曲させて受光素子に入射させる役割をもつ。すなわち、この反射カバー体 13 の第 2 の基板 7 の一方の主面との対向面には、屈曲部 13 a を除く位置の少なくとも一部に反射面が形成されている。この反射面は、たとえば金属蒸着あるいはスパッタリングなどによって形成することができる。この実施形態において上記反射カバー体 13 の反射面は、第 2 の基板 7 の一方の主面と平行となっており、セルフオックレンズアレイ 12 の光軸は、反射カバー体 13 の反射面に対して所定角度傾斜している。また、カバーガラス 5 の表面および裏面は、セルフオックレンズアレイ 12 の光軸と直交している。

たとえば、A 4 幅の原稿を 8 画素/mm の主走査密度で読み取るように構成する場合、1728 個の受光素子を等間隔一列に配列する必要がある。このような受光素子は、複数個の受光素子が形成されたセンサ IC 10 を第 2 の基板 7 の一方の主面に複数個列状に設置することにより実現される。たとえば、96 個の受光素子が形成されたセンサ IC 10 を用いる場合、すべての受光素子のピッチが一定となるように、18 個のセンサ IC 10 を長手方向に互いに密接させて第 2 の基板 7 の一方の主面上に搭載することになる。

上記カバーガラス 5 の上面と対向するようにして、読み取り用のプラテンローラ 21 が配置されており、このプラテンローラ 21 にバックアップされて、読み取り原稿 D がカバーガラス 5 上に案内される。

以上の構成が、カバーガラス 5 上に案内された読み取り原稿 D の画像を読み取るイメージセンサとしての機能を実現する。すなわち、カバーガラス 5 上に設定された読み取りライン L に沿う読み取り原稿 D 上の明暗画像がそのままセンサ IC 10 の受光素子列に反映され、1 読み取りラインごとに、各受光素子の受光量を表すアナログの読み取り画像信号がシリアルに出力される。

また、第 2 の基板 7 の主面に列状に配列された発熱素子 9 と対向するようにして、記録用のプラテンローラ 22 が配置され、このプラテンローラ 22 にバックアップされるようにして、感熱記録紙等の記録用紙 P が発熱素子 9 に押しつけら

れるようにして搬送される。第2の基板7の一方の主面に形成された以上の構成は、サーマルプリントヘッドとしての機能を実現する。すなわち、駆動IC11は、記録画像データにしたがって、1印字ラインごとに、多数の発熱素子9からなる発熱ドット列のうちの選択した発熱素子9を発熱駆動する。

次に、発熱素子9の具体的構成について、具体的に説明する。

図3は、第2の基板7の平面図であって、第2の基板7の一方の主面には、幅方向一側寄りに多数の発熱素子9が列状に形成されており、また、幅方向他側寄りに18個のセンサIC10と12個の駆動IC11とがそれぞれ列状に取り付けられている。駆動IC11は、センサIC10よりも発熱素子9側に位置しており、互いに隣接するセンサIC10は密接して取り付けられている。また、第2の基板7の長手方向両端部には、幅方向他側側の端面にコネクタ23、24が取り付けられている。これらのコネクタ23、24は、センサIC10および駆動IC11の入出力信号や電源を伝送するためのケーブル（図示略）が接続される。

図4は、第2の基板7の長手方向両端部の要部拡大平面図であって、第2の基板7の一方の主面には、一側縁に沿うようにして、発熱素子9を構成するための発熱抵抗体31が直線状に設けられており、総計1728個の発熱素子9を144個ずつ分担して駆動するための12個の駆動IC11が、第2の基板7の一方の主面の他側縁に沿うようにして搭載されている。これら駆動IC11よりもさらに第2の基板7の一方の主面の他側縁側には、18個のセンサIC10が列状にかつ密着して搭載されている。

図5は、発熱抵抗体31の一部の拡大平面図であって、発熱抵抗体31の外側には、これと平行に延びるようにして共通電極配線32が形成されている。この共通電極配線32からは、発熱抵抗体31の下側にもぐり込むようにして第2の基板7の幅方向に櫛歯状のコモンパターン33が延ばされている。また、このコモンパターン33の各間の領域には、櫛歯状の個別電極パターン34が入り込まれている。この個別電極パターン34の基端部は、駆動IC11の一側近傍まで延ばされており、各個別電極パターン34は、駆動IC11の出力パッドに対してワイヤボンディングによって結線されている。

駆動IC11は、これに入力される記録画像データにしたがって、選択した個別電極パターン34に電流を流す。そうすると、発熱抵抗体31において、当該個別電極パターン34を挟んで両側に位置するコモンパターン33間の領域に電流が流れ、この領域が発熱する。すなわち、発熱抵抗体31は、図5に詳示するように、その下にもぐり込んでのびる櫛歯状のコモンパターン33によって、長手方向に微小領域毎に区画され、各区画された領域が発熱素子9として機能する。

次に、センサIC10および駆動IC11の構成について、具体的に説明する。

図6は、センサIC10の回路ブロック図であって、このセンサIC10のチップ41には、96個のホトトランジスタ $PT_{r1} \sim PT_{r96}$ 、96個の電界効果トランジスタ $FET_1 \sim FET_{96}$ 、受光用のシフトレジスタ $SR_1$ 、チップセレクト回路 $CS_1$ 、演算増幅器 $OP_1$ 、電界効果トランジスタ $FET_{a1}$ 、 $FET_{a2}$ 、キャパシタ $C_1$ 、抵抗器 $R_1 \sim R_3$ 、およびパッド $SI$ 、 $CLKI$ 、 $VDD$ 、 $AO$ 、 $SO$ が形成されている。ホトトランジスタ $PT_{r1} \sim PT_{r96}$ は、読み取り原稿Dからの反射光が入射されることにより読み取り原稿Dの画像に応じたアナログの読み取り画像信号を出力する受光素子を構成している。電界効果トランジスタ $FET_1 \sim FET_{96}$ 、シフトレジスタ $SR_1$ 、チップセレクト回路 $CS_1$ 、演算増幅器 $OP_1$ 、電界効果トランジスタ $FET_{a1}$ 、 $FET_{a2}$ 、キャパシタ $C_1$ 、および抵抗器 $R_1 \sim R_3$ は、ホトトランジスタ $PT_{r1} \sim PT_{r96}$ からの出力を順次取り出す受光素子制御回路を構成している。

ホトトランジスタ $PT_{r1} \sim PT_{r96}$ は、コレクタがパッド $VDD$ に接続され、エミッタが電界効果トランジスタ $FET_1 \sim FET_{96}$ のドレインに接続されている。電界効果トランジスタ $FET_1 \sim FET_{96}$ は、ゲートがシフトレジスタ $SR_1$ の出力端に接続されており、ソースが全て共通に電界効果トランジスタ $FET_{a1}$ のドレインおよび演算増幅器 $OP_1$ の非反転入力端に接続されている。電界効果トランジスタ $FET_{a1}$ は、ゲートがパッド $CLKI$ に接続されており、ソースが接地されている。演算増幅器 $OP_1$ は、出力端が電界効果トランジスタ $FET_{a2}$ のドレインおよび抵抗器 $R_3$ の一端に接続されており、反転入力端が抵抗器 $R_3$ の他端および抵抗器 $R_2$ の一端に接続されている。演算増幅器 $OP_1$ の非反転入力端と電界効果トランジスタ $FET_{a2}$ のドレインと電界効果トランジスタ $FET_{a1}$

$T_1 \sim FET_{96}$  のソースとの接続点には、抵抗器  $R_1$  の一端およびキャパシタ  $C_1$  の一端が接続されている。抵抗器  $R_1$ 、 $R_2$  の他端およびキャパシタ  $C_1$  の他端は接地されている。電界効果トランジスタ  $FET_1$  は、ゲートがチップセレクト回路  $CS_1$  の出力端に接続されており、ソースがパッド  $AO$  に接続されている。

図7は、センサ  $IC10$  の各部信号波形図であって、 $SI$  はパッド  $SI$  に入力されるシリアルイン信号、 $CLKI$  はパッド  $CLKI$  に入力されるクロック信号、 $AO$  はパッド  $AO$  に出力される読み取り画像信号である。

シフトレジスタ  $SR_1$  は、パッド  $SI$  を介してシリアルイン信号が入力されることにより、パッド  $CLKI$  を介して入力されるクロック信号に同期して、電界効果トランジスタ  $FET_1 \sim FET_{96}$  のゲートに駆動パルスを順次出力する。すなわち、シリアルイン信号は、まずシフトレジスタ  $SR_1$  の第1ビットに入力され、これによりシフトレジスタ  $SR_1$  の第1ビットがオンして電界効果トランジスタ  $FET_1$  のゲートに駆動電圧が印加され、電界効果トランジスタ  $FET_1$  がオンして受光素子としてのホトトランジスタ  $PTr_1$  に蓄積された電荷が演算増幅器  $OP_1$  の非反転入力端に供給される。そして、クロック信号が入力される毎にシリアルイン信号がシフトレジスタ  $SR_1$  内を次段に順次転送される結果、ホトトランジスタ  $PTr_1 \sim PTr_{96}$  に蓄積された電荷すなわち読み取り画像信号が演算増幅器  $OP_1$  の非反転入力端に順次供給される。そして、演算増幅器  $OP_1$  により増幅された読み取り画像信号は、アナログスイッチとして動作する電界効果トランジスタ  $FET_1$  を介してパッド  $AO$  に出力され、第2の基板7の配線パターンを介して画像読み書きヘッド1の外部に供給される。

シフトレジスタ  $SR_1$  の最終ビットまで転送されたシリアルイン信号は、次のクロック信号が入力されることにより、シリアルアウト信号としてパッド  $SO$  およびチップセレクト回路  $CS_1$  に出力される。パッド  $SO$  に出力されたシリアルアウト信号は、第2の基板7の配線パターンを介して次段のセンサ  $IC10$  のパッド  $SI$  にシリアルイン信号として供給される。

チップセレクト回路  $CS_1$  は、パッド  $SI$  にシリアルイン信号が入力された時から、パッド  $SO$  にシリアルアウト信号が出力される時までの期間、パッド  $CLKI$  に入力されるクロック信号に同期して、電界効果トランジスタ  $FET_1$  をオ



ン・オフさせる。すなわち、シリアルアウト信号が入力されたチップセレクト回路CS<sub>1</sub>は、電界効果トランジスタFET<sub>1</sub>のゲートに供給していた駆動信号を遮断し、電界効果トランジスタFET<sub>1</sub>をオフさせる。これにより、パッドAOに演算増幅器OP<sub>1</sub>の出力が供給されなくなり、演算増幅器OP<sub>1</sub>により増幅されたノイズなどがパッドAOに出力されるのを良好に防止できる。

また、アナログスイッチとして動作する電界効果トランジスタFET<sub>1</sub>は、パッドCLKIに入力されるクロック信号に同期してオン・オフすることにより、電界効果トランジスタFET<sub>1</sub>～FET<sub>9</sub>を介して出力されるホトトランジスタPTr<sub>1</sub>～PTr<sub>9</sub>からの電荷を、演算増幅器OP<sub>1</sub>に供給する状態と接地させる状態とに切り替わる。キャパシタC<sub>1</sub>および抵抗器R<sub>1</sub>は、ホトトランジスタPTr<sub>1</sub>～PTr<sub>9</sub>からの出力波形を整形するものであり、抵抗器R<sub>2</sub>、R<sub>3</sub>は、演算増幅器OP<sub>1</sub>の電圧増幅度を決定するものである。

図8は、駆動IC11の回路ブロック図であって、この駆動IC11のチップ42には、チップセレクト回路CS<sub>2</sub>、ラッチ回路LT、シフトレジスタSR<sub>2</sub>、144個の論理積回路AND<sub>1</sub>～AND<sub>144</sub>、144個のバイポーラトランジスタTr<sub>1</sub>～Tr<sub>144</sub>、およびパッドDI、CLKI、LATI、STRI、STRCLK、GND、STRO、LATO、CLKO、DO、DO<sub>1</sub>～DO<sub>144</sub>が形成されている。バイポーラトランジスタTr<sub>1</sub>～Tr<sub>144</sub>は、発熱素子9に通電するためのスイッチを構成している。シフトレジスタSR<sub>2</sub>、ラッチ回路LT、チップセレクト回路CS<sub>2</sub>、論理積回路AND<sub>1</sub>～AND<sub>144</sub>、およびバイポーラトランジスタTr<sub>1</sub>～Tr<sub>144</sub>は、記録画像データに応じて複数の発熱素子9に選択的に通電する発熱素子制御回路を構成している。

論理積回路AND<sub>1</sub>～AND<sub>144</sub>は、出力端がバイポーラトランジスタTr<sub>1</sub>～Tr<sub>144</sub>のベースに接続され、一方の入力端がラッチ回路LTの出力端に接続され、他方の入力端がチップセレクト回路CS<sub>2</sub>の一方の出力端に接続されている。バイポーラトランジスタTr<sub>1</sub>～Tr<sub>144</sub>は、エミッタが全て共通にパッドGNDに接続され、コレクタがパッドDO<sub>1</sub>～DO<sub>144</sub>に接続されている。

図9は、駆動IC11の各部信号波形図であって、DIはパッドDIに入力される記録画像データ、CLKIはパッドCLKIに入力されるクロック信号、L

ATIはパッドLATIに入力されるラッチ信号、STRCLKはパッドSTRCLKに入力されるストロブクロック信号、STR1～STR12は各駆動IC11の内部でチップセレクト回路CS<sub>2</sub>により生成されるストロブ信号である。

シフトレジスタSR<sub>2</sub>は、パッドDIを介して第1ビットにシリアルに入力される記録画像データを、パッドCLKIを介して入力されるクロック信号に同期して順次次のビットに転送することにより、144ビット分の記録画像データを一時的に記憶するものであって、シフトレジスタSR<sub>2</sub>の最終ビットまで転送された記録画像データは、次のクロック信号が入力されることにより、パッドDOに出力され、第2の基板7の配線パターンを介して次段の駆動IC11のパッドDIに供給される。また、パッドCLKIを介してシフトレジスタSR<sub>2</sub>に入力されたクロック信号は、シフトレジスタSR<sub>2</sub>からパッドCLKOに出力され、第2の基板7の配線パターンを介して次段の駆動IC11のパッドCLKIに供給される。このシフトレジスタSR<sub>2</sub>に供給されるクロック信号は、センサIC10のシフトレジスタSR<sub>1</sub>に供給されるクロック信号と同じものであって、コネクタ23あるいは24の同じコネクタピンから第2の基板7の配線パターンを介して初段のセンサIC10のパッドCLKIおよび初段の駆動IC11のパッドCLKIに供給される。すなわち、センサIC10におけるタイミング制御のためのクロック信号と駆動IC11におけるタイミング制御のためのクロック信号とを1つのクロック信号で兼用している。

ラッチ回路LTは、パッドLATIを介してラッチ信号が入力されることにより、その時点でシフトレジスタSR<sub>2</sub>の各ビットに記憶されている記録画像データを取り込んで記憶する。ラッチ回路LTに入力されたラッチ信号は、ラッチ回路LTからパッドLATOに出力され、第2の基板7の配線パターンを介して次段の駆動IC11のパッドLATIに供給される。

チップセレクト回路CS<sub>2</sub>は、パッドSTR1を介して一方の入力端に入力されるストロブ信号とパッドSTRCLKを介して他方の入力端に入力されるストロブクロック信号とに基づいて新たなストロブ信号を生成し、その新たなストロブ信号を一方および他方の出力端から出力する。チップセレクト回路C

S<sub>2</sub> の一方の出力端から出力された新たなストローブ信号は、論理積回路AND<sub>1</sub> ~ AND<sub>14</sub> の他方の入力端に供給され、他方の出力端から出力された新たなストローブ信号は、パッドSTROに供給される。パッドSTROに供給されたストローブ信号は、第2の基板7の配線パターンを介して次段の画像読み書きヘッド用集積回路10のパッドSTR1に供給される。すなわち、チップセレクト回路CS<sub>2</sub> はDフリップフロップ回路を備えており、パッドSTRCLKを介して他方の入力端に入力されるストローブクロック信号の立ち上がりのタイミングで、パッドSTR1を介して一方の入力端に入力されるストローブ信号がハイレベルであればハイレベルの信号を出力し、ローレベルであればローレベルの信号を出力する。そして、第2の基板7上の12個の駆動IC11のうちの初段の駆動IC11のチップセレクト回路CS<sub>2</sub> に、ストローブ信号としてたとえばラッチ信号が入力されると、その後の最初のストローブクロック信号の立ち上がりのタイミングでチップセレクト回路CS<sub>2</sub> の出力がハイレベルになる。そしてその次のストローブクロック信号の立ち上がりのタイミングでは、ラッチ信号は既にローレベルに反転しているので、チップセレクト回路CS<sub>2</sub> の出力はハイレベルからローレベルに反転する。したがって、チップセレクト回路CS<sub>2</sub> は、ストローブクロック信号の1周期に相当する期間だけハイレベルになるストローブ信号を出力することになる。そして、このストローブ信号が次段の駆動IC11のチップセレクト回路CS<sub>2</sub> にストローブ信号として入力されるので、次段の駆動IC11のチップセレクト回路CS<sub>2</sub> は、前段の駆動IC11のチップセレクト回路CS<sub>2</sub> により生成されたストローブ信号の立ち下がりと同時に立ち上がってストローブクロック信号の1周期に相当する期間だけハイレベルになるストローブ信号を出力する。このように、第2の基板7上の12個の駆動IC11のチップセレクト回路CS<sub>2</sub> は、タイミングが相互に重ならないように順次新たなストローブ信号を生成するのである。

チップセレクト回路CS<sub>2</sub> の一方の出力端から新たなストローブ信号が出力されると、論理積回路AND<sub>1</sub> ~ AND<sub>14</sub> の他方の入力端がハイレベルになり、論理積回路AND<sub>1</sub> ~ AND<sub>14</sub> の出力端の信号と一方の入力端に供給されているラッチ回路LTの出力とが一致する。すなわち、ラッチ回路LTに記憶されて

いる記録画像データの各ビットの内容に応じて論理積回路AND<sub>1</sub>～AND<sub>144</sub>の出力端のレベルが決定され、それに応じてバイポーラトランジスタT<sub>r1</sub>～T<sub>r144</sub>のオン・オフ状態が決定される。パッドDO<sub>1</sub>～DO<sub>144</sub>はそれぞれ図5の個別電極パターン34に接続されているので、バイポーラトランジスタT<sub>r1</sub>～T<sub>r144</sub>のうちのいずれかがオンすれば、電源の陽極から共通電極配線32、コモンパターン33、発熱抵抗体31、個別電極パターン34、バイポーラトランジスタT<sub>r1</sub>～T<sub>r144</sub>のうちの該当するもの、およびパッドGNDを介して電源の陰極に至る閉ループが形成され、発熱素子9を構成する発熱抵抗体31の該当箇所に通電されて、記録用紙Pに記録画像が記録される。

以上の構成において、読み取り原稿Dの読み取りに際しては、LEDチップ8から出射された光がカバーガラス5を介して読み取り原稿Dに照射され、読み取り原稿Dからの反射光がカバーガラス5を介してセルフオックレンズアレイ12に入射し、この反射光は、セルフオックレンズアレイ12により集束されて、かつ反射体13の反射面により光路を屈曲されつつ、センサICに形成された受光素子に入射させられる。これにより、センサIC10からワイヤボンディングと第2の基板7の一方の主面に形成された配線パターンとコネクタ23あるいは24と図外のケーブルとを介して読み取り画像信号が画像読み書きヘッド1の外部に取り出され、1ライン分の画像が読み取られることになる。そして、プラテンローラ21により読み取り原稿Dが図2の矢印方向に1ライン分送られ、以下同様の動作が繰り返される。

また、記録用紙Pへの画像の記録に際しては、画像読み書きヘッド1の外部から図外のケーブルとコネクタ23あるいは24と第2の基板7の一方の主面に形成された配線パターンとワイヤボンディングとを介して駆動IC11に記録画像データが入力される。これにより駆動IC11が、入力された記録画像データに応じて駆動すべき発熱素子9を選択し、それに応じて選択的に個別電極パターン34に通電する。すなわち、電源の正極側から個別電極パターン34と発熱抵抗体31とコモンパターン33と共通電極配線32とを通過して電源の負極側に至る閉ループを形成させる。これにより、記録画像データに応じた発熱素子9が発熱し、記録用紙Pに1ライン分の画像が記録される。そして、プラテンローラ2

2により記録用紙Pが図2の矢印方向に1ライン分送られ、以下同様の動作が繰り返される。

コピー時には、上記の読み取りと書き込みとの動作が同時に行われる。すなわち、センサIC10から出力された読み取り画像信号が画像読み書きヘッドの外部の2値化回路により2値化され、記録画像データとして駆動IC11に入力される。このとき、18個のセンサIC10においては、1ライン分の読み取り画像信号が、初段のセンサIC10（図3の左端のセンサIC10）のシフトレジスタSR<sub>1</sub>の第1ビット（図6のホトトランジスタPT<sub>r1</sub>に対応するビット）から順に出力され、最終段のセンサIC10（図3の右端のセンサIC10）のシフトレジスタSR<sub>1</sub>の最終ビット（図6のホトトランジスタPT<sub>r<sub>18</sub></sub>に対応するビット）からの読み取り画像信号が1ラインの最後になる。これらの読み取り画像信号は、2値化されて記録画像データとして、12個の駆動IC11のうちの初段の駆動IC11（図3の左端の駆動IC11）のシフトレジスタSR<sub>2</sub>の第1ビット（図8の論理積回路AND<sub>1</sub>に対応するビット）にシリアルに入力され、最終段の駆動IC11（図3の右端の駆動IC11）のシフトレジスタSR<sub>2</sub>の最終ビット（図8の論理積回路AND<sub>12</sub>に対応するビット）側に順次転送される。すなわち、読み取り画像信号の転送方向は図10の矢印A方向であり、記録画像データの転送方向は図10の矢印B方向であって、両者は一致している。したがって、初段のセンサIC10の第1ビットからの読み取り画像信号は、最終段の駆動IC11の最終ビットに記録画像データとして保持されることになる。

ところで、読み取り画像と記録画像との関係を説明する説明図である図10のように、読み取り原稿Dの送り方向は矢印C方向であり、記録用紙Pの送り方向は矢印D方向であって、両者は一致している。また、読み取り原稿Dの読み取り面と記録用紙Pの記録面とは画像読み書きヘッド1を挟んで相対向している。したがって、読み取り原稿Dの読み取り面の左端部は初段のセンサIC10の第1ビットの位置に対応し、記録用紙Pの記録面の左端部は最終段の駆動IC11の最終ビットの位置に対応することになる。この結果、図10に示しているように、読み取り原稿Dの読み取り面の文字が、いわゆるミラー文字にならずに正しく記録用紙Pの記録面に記録されことになる。

図11ないし図15は、本願発明に係る画像読み書きヘッド1の第2の実施形態を示している。図1ないし図10に示した第1の実施形態に対してこの第2の実施形態の異なる点は、第1の実施形態では、第2の基板7の一方の主面に読み取り用集積回路10と書き込み用集積回路11とを別個にボンディングしていたのに対し、この第2の実施形態においては、読み取り用集積回路10と書き込み用集積回路11の双方の機能を1つのチップに一体化している点である。図11において、この画像読み書きヘッド用集積回路10の構成を除くその余の構成は、図2と同様であるので、同一または同等の部材には図2と同一の符号を付して、詳細な説明は省略する。なお、この画像読み書きヘッド用集積回路10は、受光素子列を含んでいるので、各集積回路10は、図12および図13に表れているように、互いに密接させた状態で第2の基板7の一方の主面上に搭載されることになる。

図14は、この第2の実施形態に用いられる画像読み書きヘッド用集積回路10の回路ブロック図である。第1の実施形態における図6および図8と、この図14を比較すれば明らかなように、この画像読み書きヘッド用集積回路10は、図6の読み取り用集積回路10の構成と、図8の書き込み用集積回路11の構成を一体化したものである。ただし、この画像読み書きヘッド用集積回路10においては、受光素子であるホトトランジスタ $PT_{r1} \sim PT_{r96}$ 、の数と、バイポーラトランジスタ $Tr_1 \sim Tr_{96}$ の数を一致させて、1つの画像読み書きヘッド用集積回路10が担当する受光素子の数と、発熱素子9の数とを一致させている。すなわち、この画像読み書きヘッド用集積回路10のチップ41には、たとえば96個のホトトランジスタ $PT_{r1} \sim PT_{r96}$ 、96個の電界効果トランジスタ $FET_1 \sim FET_{96}$ 、受光用のトランジスタ $SR_1$ 、チップセレクト回路 $CS_1$ 、 $CS_2$ 、演算増幅器 $OP$ 、電界効果トランジスタ $FET_o$ 、 $FET_s$ 、キャパシタ $C_1$ 、抵抗器 $R_1 \sim R_9$ 、発熱用のシフトレジスタ $R_2$ 、ラッチ回路 $LT$ 、たとえば96個の論理積回路 $AND_1 \sim AND_{96}$ 、96個のバイポーラトランジスタ $Tr_1 \sim Tr_{96}$ およびパッド $SI$ 、 $TI$ 、 $CLKI$ 、 $LATI$ 、 $STRI$ 、 $STRC$ 、 $VDD$ 、 $DO_1 \sim DO_{96}$ 、 $GND$ 、 $AO$ 、 $STRO$ 、 $LATO$ 、 $CLKO$ 、 $DO$ 、 $SO$ が形成されている。ホトトランジスタ $PT_{r1} \sim PT_{r96}$ は、読

み取り原稿Dからの反射光が入射されることにより、読み取り原稿Dの画像に応じた読み取り画像信号を出力する受光素子を構成している。バイポーラトランジスタ $Tr_1 \sim Tr_{96}$ は、発熱素子9に通電するためのスイッチを構成している。電界効果トランジスタ $FET_1 \sim FET_{96}$ 、シフトレジスタ $SR_1$ 、チップセレクト回路 $CS_1$ 、演算増幅器 $OP_1$ 、電界効果トランジスタ $FET_0$ 、 $FET_0$ 、キャパシタ $C_1$ 、および抵抗器 $R_1 \sim R_3$ は、ホトトランジスタ $PTTr_1 \sim PTTr_{96}$ からの出力を順次取り出す受光素子制御回路を構成している。シフトレジスタ $SR_1$ 、ラッチ回路 $LT$ 、チップセレクト回路 $CS_2$ 、論理積回路 $AND_1 \sim AND_{96}$ 、およびバイポーラトランジスタ $Tr_1 \sim Tr_{96}$ は、記録画像に応じて複数発熱素子9に選択的に通電する発熱素子制御回路を構成している。

図14および図15からわかるように、この画像読み書きヘッド用集積回路10のチップ41の表面には、長手方向に沿う一側縁部に、受光素子を構成するホトトランジスタ $PTTr_1 \sim PTTr_{96}$ が一行に形成されているとともに、長手方向に沿う側縁部に、全てのパッド $SI, TI, CLKI, LATI, STRI, STRC, VDD, DO_1 \sim DO_{96}, GND, AO, STRO, LATO, CLKO, DO, SO$ が形成されている。したがって、パッド $SI, TI, CLKI, LATI, STRI, STRC, VDD, DO_1 \sim DO_{96}, GND, AO, STRO, LATO, CLKO, DO, SO$ と第2の基板7上の配線パターンとをワイヤボンディングとにより接続したときに、全てのワイヤをホトトランジスタ $PTTr_1 \sim PTTr_{96}$ とは反対側に引き出すことができ、ワイヤによりホトトランジスタ $PTTr_1 \sim PTTr_{96}$ への入射光が遮られるのを確実に防止することができる。

上記画像読み書きヘッド用集積回路中の読み取り制御回路および書き込み制御回路の作動は、既に図6および図9を参照して説明したのと同様であるので、ここでの説明は省略する。

図16ないし図18は、本願発明に係る画像読み書きヘッドの第3の実施形態を示しており、図16はこの実施形態に係る画像読み書きヘッド1の概略斜視図、図17は同画像読み書きヘッド1の長手方向と直交する方向に沿う断面図である。図2に代表的に示される第1の実施形態と異なる点は、光学レンズ12として、各読み取り用集積回路10と対応して配置される複数の非球面凸レンズが用い

られていること、反射カバー体 13 に 2 つの屈曲部 13 a, 13 b を設け、この反射カバー体 13 の内面に形成した第 1 の反射面 13 c と第 2 の反射面 13 d とによって、非球面凸レンズ 12 を通過した反射光を 2 回反射させた後、読み取り用集積回路 10 上の受光素子に略垂直に入射させていること、である。

この実施形態においても、第 2 の基板 7 の一方の主面上に、発熱素子 9、読み取り用集積回路 10 および書き込み用集積回路 11 が搭載されている。これらの発熱素子 9、読み取り用集積回路 10 のおよび書き込み用集積回路 11 は、すでに図 5、図 6 および図 8 を参照して説明したものと同様の構成および機能を備えるものを採用することができる。ただし、図 18 を用いて後述するように、この実施形態においては、光学レンズとして非球面凸レンズ 12 を採用し、読み取りライン L の所定範囲の画像を縮小して各読み取り用集積回路 10 の受光素子に集束させることができるので、読み取り用集積回路 10 の長さを短縮して、各読み取り用集積回路 10 を図 18 に示されるように離散配置することができる。

図 17 において、光学レンズ 12 の構成および反射カバー体 13 の構成以外の構成は、基本的に図 2 に代表的に示した第 1 の実施形態と同様であるので、対応する部材に図 2 と同一の符号を付して、詳細な説明は省略する。

図 18 は、図 16 の X-X 線に沿って凸レンズ 12 の周辺の断面を示した図であり、この図 18 と図 17 に示されるように、凸レンズ 12 の周辺には、読み取り原稿 D 上で反射した反射光の光軸に沿って、ガラスカバー 5、凸レンズ 12、第 1 の反射面 13 c、第 2 の反射面 13 d、読み取り用集積回路 10 の受光素子 10 a が順に配列される。凸レンズ 12 は、入射面 12 a が非球面凸状をしているとともに、出射面 12 b が平坦な光学結像体であり、入射面 12 a が上記カバーガラス 5 に対向するように配置されるときともに、出射面 12 b が上記第 1 の反射面 13 c に対して略  $45^\circ$  の傾斜角をもって配置される。入射面 12 a から出射面 12 b へと反射光が通過する際、この反射光は、入射時の光量を維持しつつ凸レンズ 12 自体の屈折率や曲率半径によって集束されるときともに、その後、第 1 および第 2 の反射面 13 c, 13 d で反射しつつ受光素子に導かれる。すなわち、画像読み書きヘッド 1 の長手方向に沿って複数配置された各凸レンズ 12 は、読み取り原稿 D 上に所定範囲連続する画像の反射光を受光素子に導くとともに、



この受光素子列に対して上記画像の倒立写像を結像させる。したがって、各読み取り用集積回路からの読み取り画像信号のデータ転送方向をそれぞれ逆転させる処理が必要となる。

また、このような凸レンズ12では、受光素子10aに画像が結像するように焦点深度が調整されている。すなわち、各凸レンズ12から受光素子10aまでの光路長さは、上記焦点深度に応じて画像の結像が受光素子10aの表面に収まるような多少の偏差を許容する寸法範囲内で形成することができる。さらに、各凸レンズ12は、所定の結像倍率をもって画像を受光素子例に結像することができる。このようにすることにより、1つの読み取り集積回路10に形成すべき所定個数の受光素子列の長さを短縮して、読み取り集積回路10を小型化することができる。

本実施形態においてはまた、光学レンズとして、セルフロックレンズに比較して焦点深度が深い非球面凸レンズ12が用いられているので、読み取り原稿Dから受光素子にかけての光路長さの設定にそれほど厳密さを要せず、ヘッド全体の製造コストの低減を図ることができるとともに、画像読み取り面からの読み取り原稿の多少の浮き上がりに対応して、これを適切に読み取ることができるという利点を享受することができる。また、本実施形態においては、凸レンズ12を通過した反射光を2回反射させて受光素子10aに略垂直に入射させているので、受光素子による画像読み取り効率をより高めることができる。

なお、この実施形態においては、第2の基板7の一方の主面に読み取り用集積回路10と書き込み用集積回路11とを各別に設けているが、もちろん、図14および図15を参照して説明したような、読み書きのための制御回路が一体化された集積回路を用いてもよい。

図19ないし図22は、本願発明に係る画像読み書きヘッドの第4、第5および第6の実施形態を示す要部断面図である。これらの図においても、既に説明した実施形態との相違点のみ以下に説明し、共通する事項については、すでに説明した各図における同一の符号を付して詳細な説明は省略する。

図19に示す第4の実施形態は、図17に代表的に示される第3の実施形態を変形してのものであって、第3の実施形態において光学レンズとして用いた非球面

凸レンズに代えて、セルフオックレンズアレイ 12 を用い、また、読み書きのための制御回路が一体化された集積回路 10 が第 2 の基板 7 の一方の主面に搭載されている。この場合においても、セルフオックレンズアレイを通過した反射光が、反射カバー体 13 の内面に形成された第 1 反射面 13 c および第 2 反射面 13 d で 2 回反射させられた後、集積回路 10 上の受光素子に略直角に入射させられている。したがって、受光素子による画像読み取り効率が高められる。

図 20 および図 21 に示す第 5 の実施形態もまた、図 17 に代表的に示される第 3 の実施形態を変形したものであって、光学レンズを通過後の反射光を 2 回反射させるための手段として、鏡面による反射面に代えて、プリズム 14 によって第 1 および第 2 の反射面 14 a, 14 b を実現したものである。プリズム 14 は、たとえば、透明樹脂による成形品を用いることができる。このようなプリズム 14 を用いることにより、反射面 14 a, 14 b を全反射面とすることができることから、反射効率が高められるほか、レンズ 12 から受光素子までの物理的な距離を延長して、第 2 の基板 7 における受光素子を備えた集積回路 10 の配置位置に自由度を持たせることができるという利点を享受することができる。なお、このプリズム 14 は、図 21 に示すように反射カバー体 13 に嵌め込み保持させることにより、組立ての容易化を図ることができる。

図 22 に示す第 6 の実施形態は、図 2 に代表的に示される第 1 の実施形態を変形したものであって、レンズ 12 を通過した反射光を反射カバー体 13 の内面に形成した鏡面による反射面に代え、いわゆる三角プリズム 14 により、全反射による反射面を形成したものである。この場合も、反射効率の向上を図ることができるとともに、レンズ 12 から受光素子までの物理的な距離を延長して、第 2 の基板 7 における受光素子を備えた集積回路 10 の配置位置に自由度を持たせることができるという利点を享受することができる。なお、この場合にも、プリズムは、図 22 に示すように反射カバー体 13 に嵌め込み保持させることにより、組立ての容易化を図ることができる。

## 請求の範囲

1. ケーシングの一面に設定された画像読み取り面上の読み取り原稿からの反射光を光学レンズを介して受光することにより上記読み取り原稿上の画像を読み取る複数の受光素子を備えた読み取り用集積回路と、ケーシングにおける上記画像読み取り面と異なる面に配置され、発熱することにより記録用紙上に画像を形成させる複数の発熱素子と、これら発熱素子を駆動制御する書き込み用集積回路とを備えた画像読み書きヘッドであって、  
上記読み取り用集積回路、上記発熱素子および上記書き込み用集積回路は、上記ケーシングに保持させた基板の主面に設けられているとともに、上記光学レンズを通過した上記反射光を上記受光素子に入射させるための反射手段が設けられていることを特徴とする、画像読み書きヘッド。
2. 上記読み取り用集積回路を動作させるためのクロック信号と上記書き込み用集積回路を動作させるためのクロック信号とを同一のクロック信号で共用した、請求項1に記載の画像読み書きヘッド。
3. 上記読み取り用集積回路における読み取り画像信号の転送方向と、上記書き込み用集積回路における記録画像データの転送方向を一致させることにより、上記読み取り画像信号を2値化して上記記録画像データとするコピー時に、上記記録用紙上に画像を正しく形成できるようにした、請求項1に記載の画像読み書きヘッド。
4. 上記読み取り用集積回路と上記書き込み用集積回路とは、1つのチップに一体化されている、請求項1のいずれかに記載の画像読み書きヘッド。
5. 上記ケーシングにおける上記基板の発熱素子の背後に位置する部位には、上記ケーシングよりも熱伝導率の大きな材料からなる吸熱部材が設けられている、請求項1に記載の画像読み書きヘッド。

6. 上記光学レンズは、セルフオックレンズアレイである、請求項 1 に記載の画像読み書きヘッド。
7. 上記光学レンズは、複数の非球面凸レンズから構成されている、請求項 1 に記載の画像読み書きヘッド。
8. 上記反射手段は、上記光学レンズを通過した上記反射光を 1 回反射させて上記受光素子に傾斜状に入射させる、請求項 1 に記載の画像読み書きヘッド。
9. 上記反射手段は、上記光学レンズを通過した上記反射光を複数回反射させて上記受光素子に垂直または略垂直に入射させる、請求項 1 に記載の画像読み書きヘッド。
10. 上記反射手段は、1 または複数の鏡面によって形成されている、請求項 8 に記載の画像読み書きヘッド。
11. 上記鏡面は、上記ケーシングとは別体のカバー部材の内面に形成されており、かつ、このカバー部材は、上記基板上に搭載された読み取り用集積回路および書き込み用集積回路を覆っている、請求項 10 に記載の画像読み書きヘッド。
12. 上記反射手段は、プリズムによって形成されている、請求項 8 に記載の画像読み書きヘッド。
13. 上記プリズムは、透明樹脂成形品であり、上記ケーシングまたは上記基板上に搭載された読み取り用集積回路および書き込み用集積回路を覆うカバー部材に嵌合保持されている、請求項 12 に記載の画像読み書きヘッド。
14. 読み取り原稿からの反射光を受光することにより上記読み取り原稿上の画像

を読み取る複数の受光素子と、発熱することにより記録用紙上に画像を形成させる複数の発熱としとを備えた画像読み書きヘッドを制御する画像読み書きヘッド用集積回路であって、

上記複数の受光素子と、上記複数の受光素子からの出力を順次取り出す受光素子制御回路と、記録画像に応じて上記複数の発熱素子に選択的に通電する発熱とし制御回路とが1つのチップに形成されていることを特徴とする、画像読み書きヘッド用集積回路。

15. 上記複数の受光素子を上記チップの表面の一側縁近傍に配置し、信号用および電源用の全てのパッドを上記チップの表面の他側縁近傍に配置した、請求項14に記載の画像読み書きヘッド用集積回路。

16. 上記受光素子制御回路におけるタイミング制御のためのクロック信号と上記発熱素子制御回路におけるタイミング制御のためのクロック信号とを1つのクロック信号で共用した、請求項15に記載の画像読み書きヘッド用集積回路。

FIG. 1

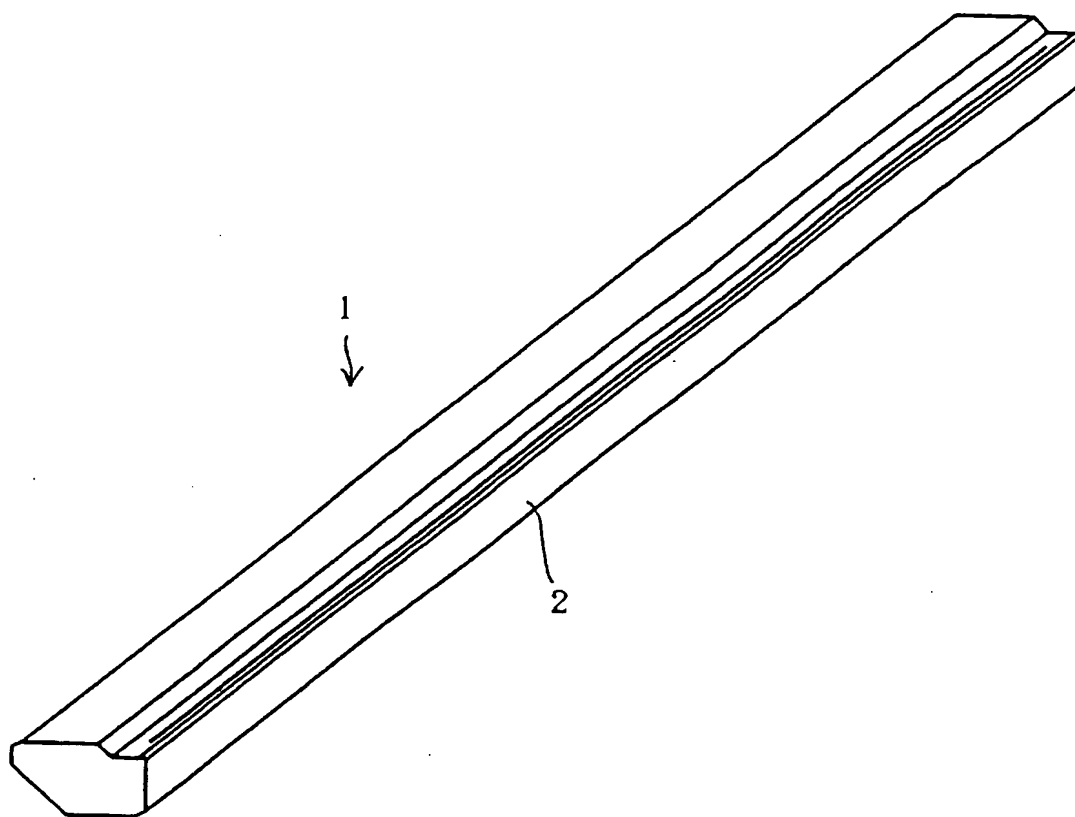


FIG. 2

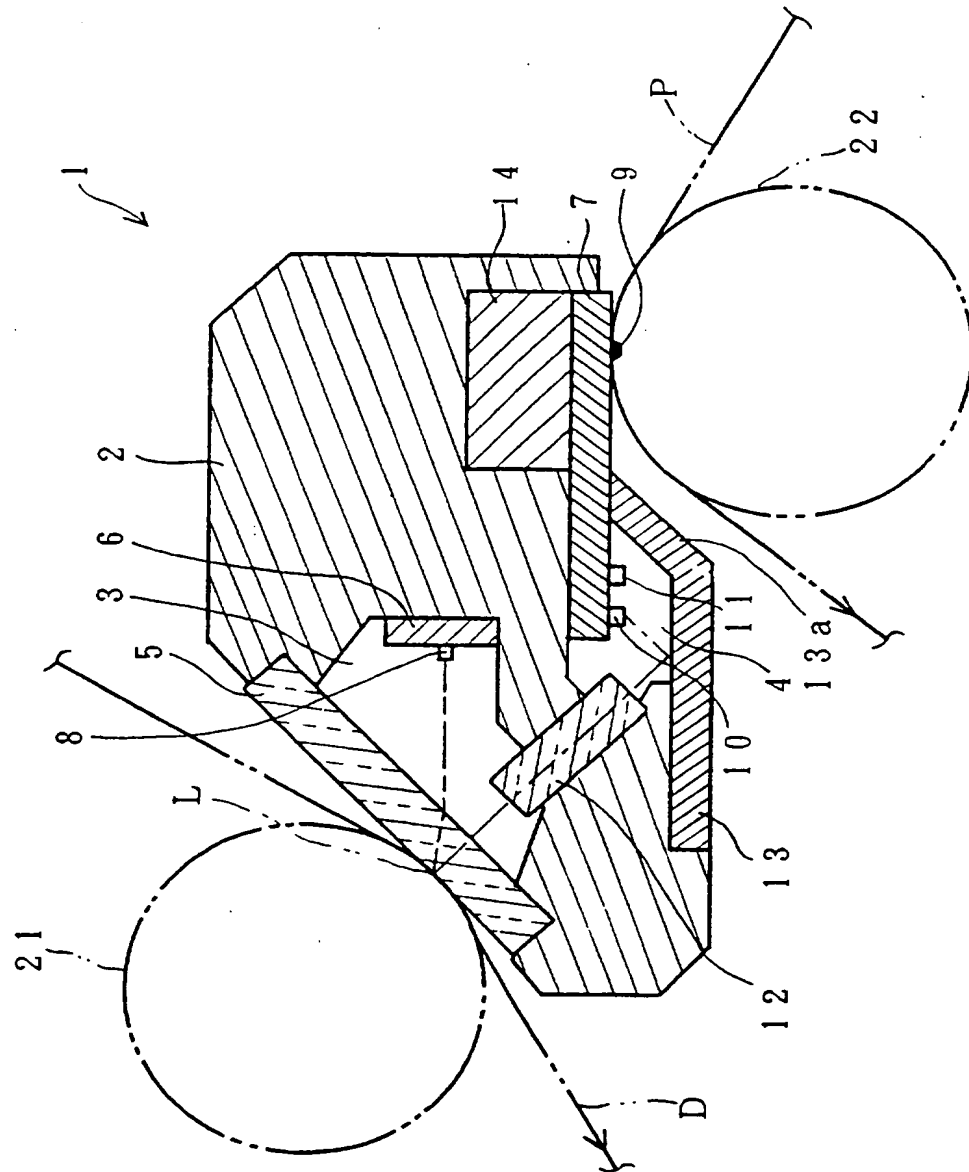


FIG. 3

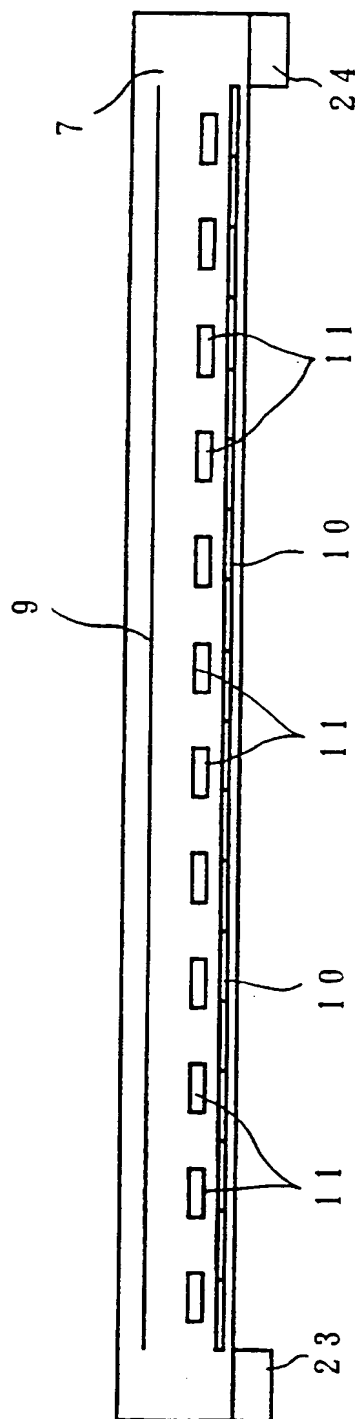




FIG. 4

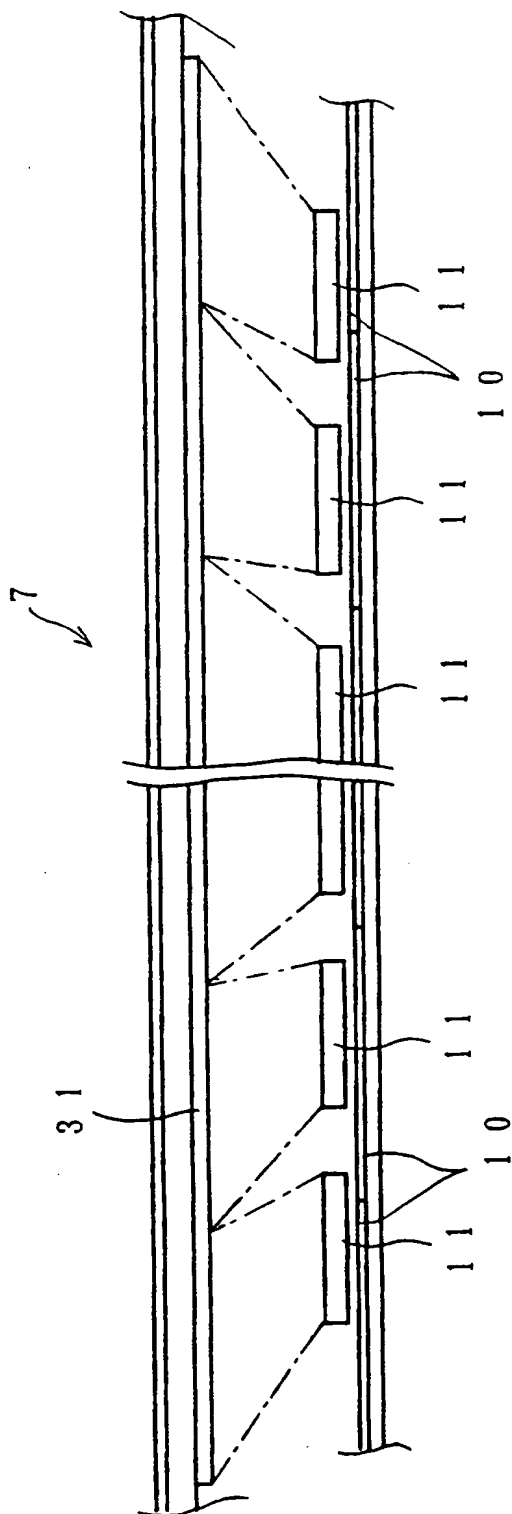


FIG. 5

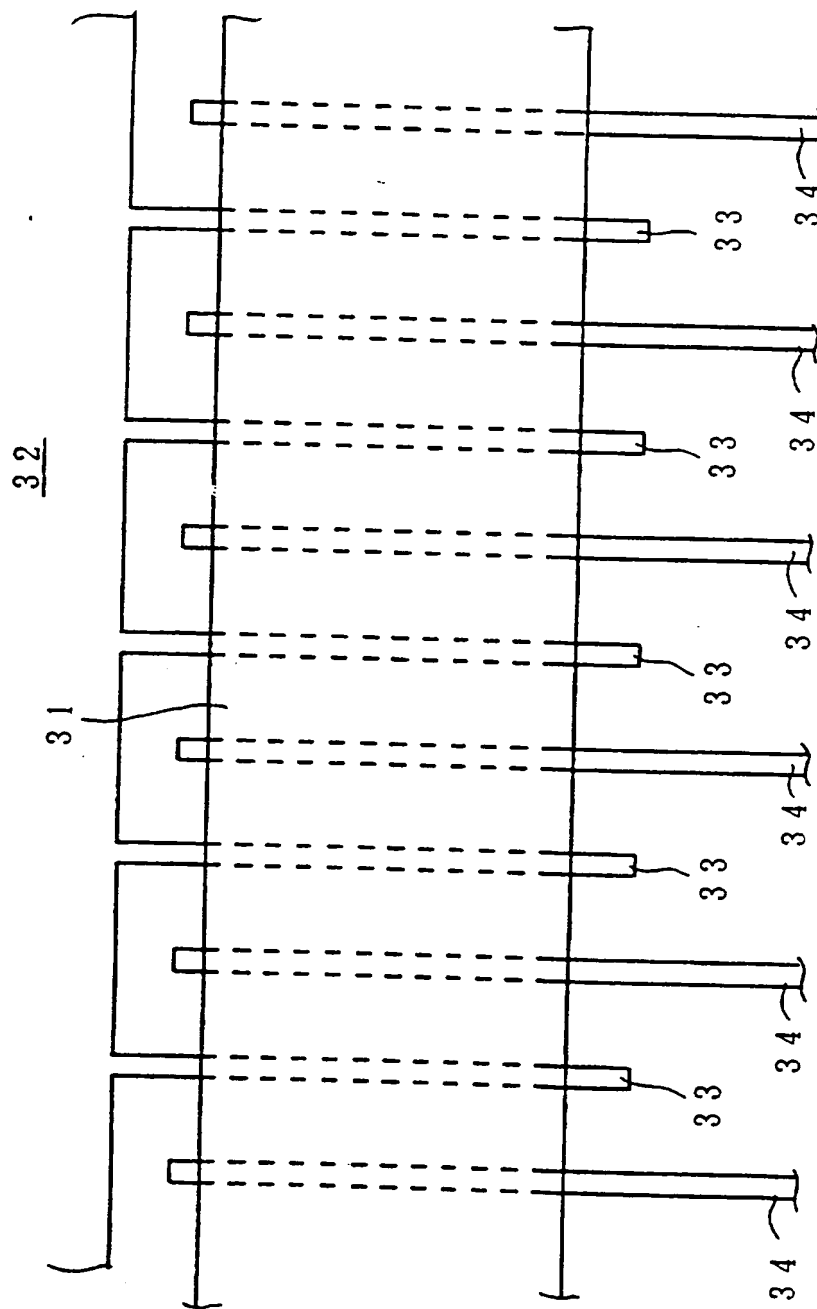


FIG. 6

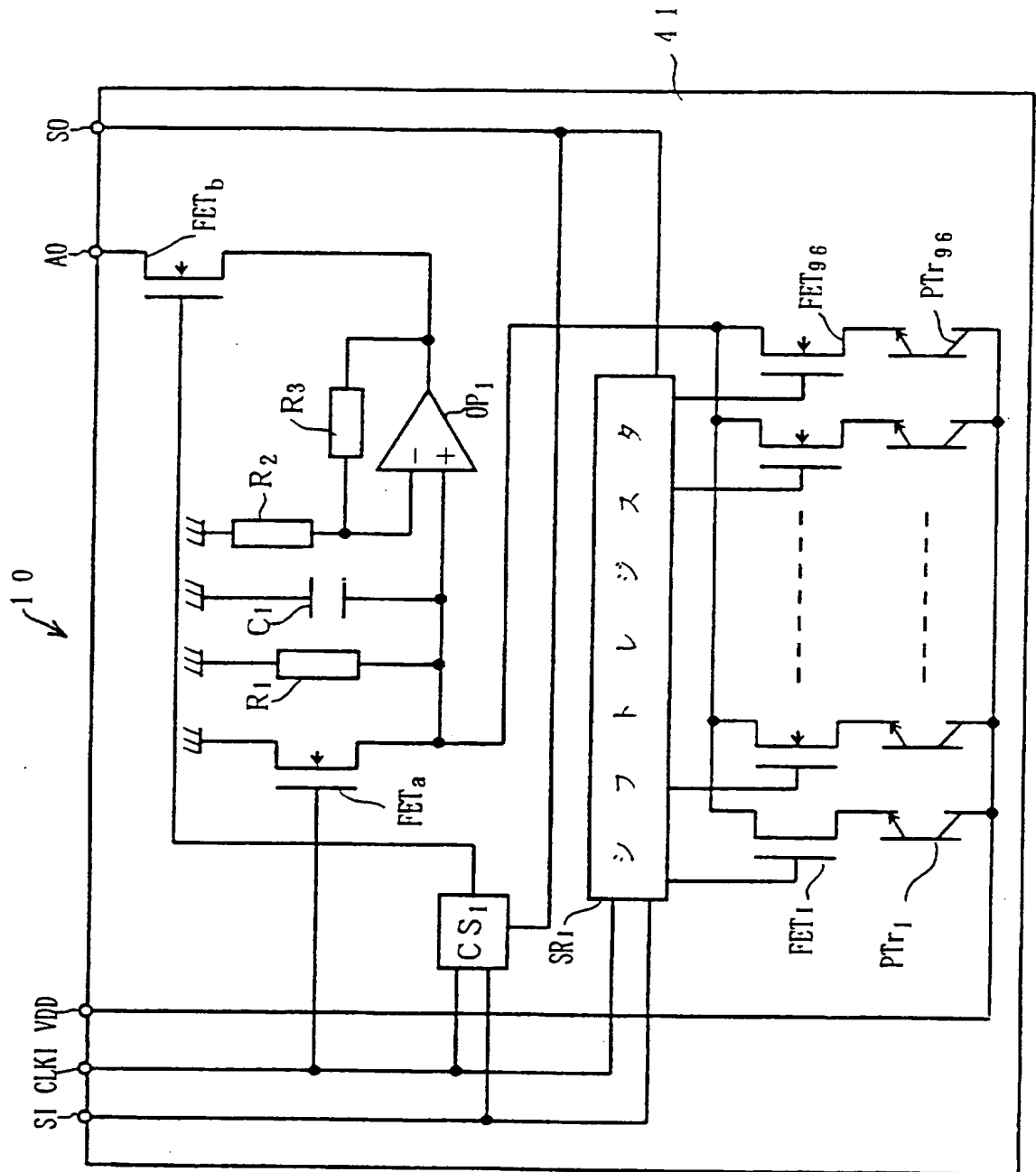


FIG. 7

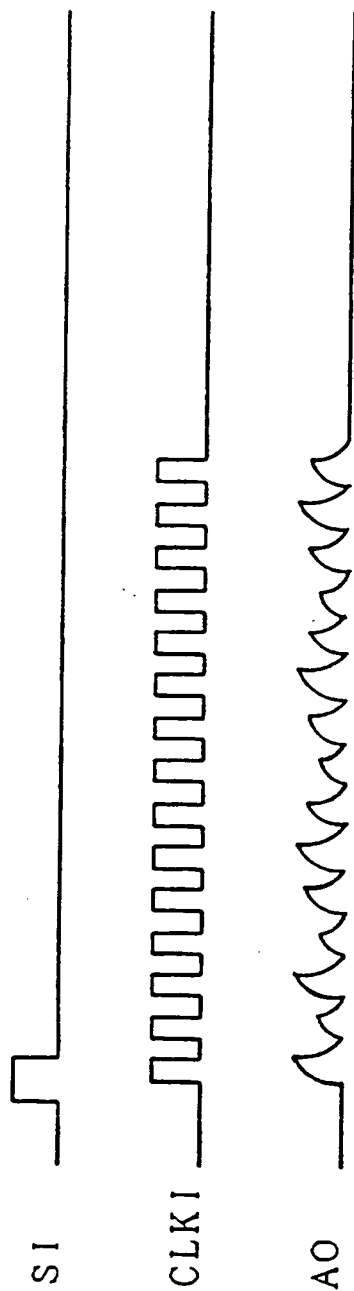


FIG. 8

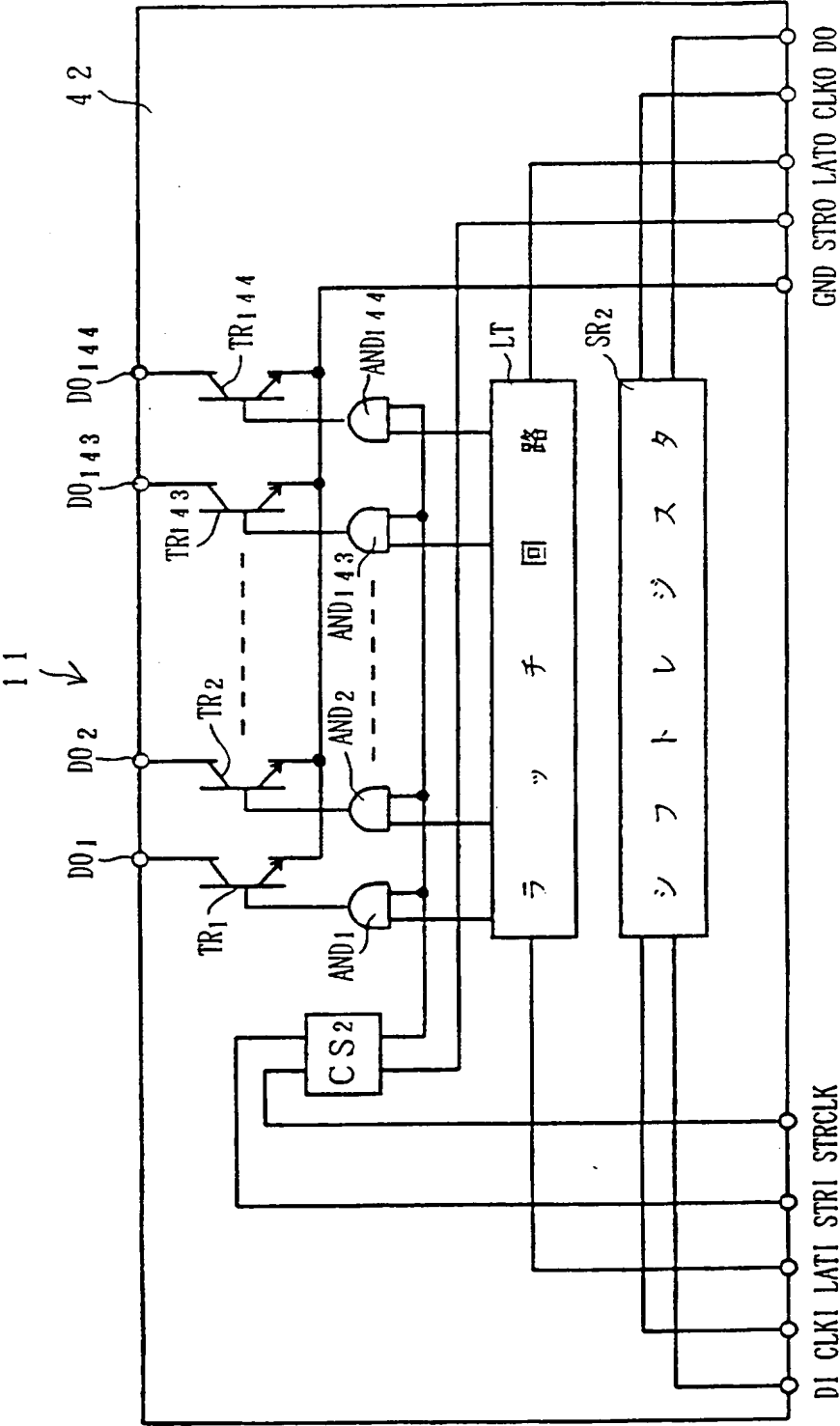


FIG. 9

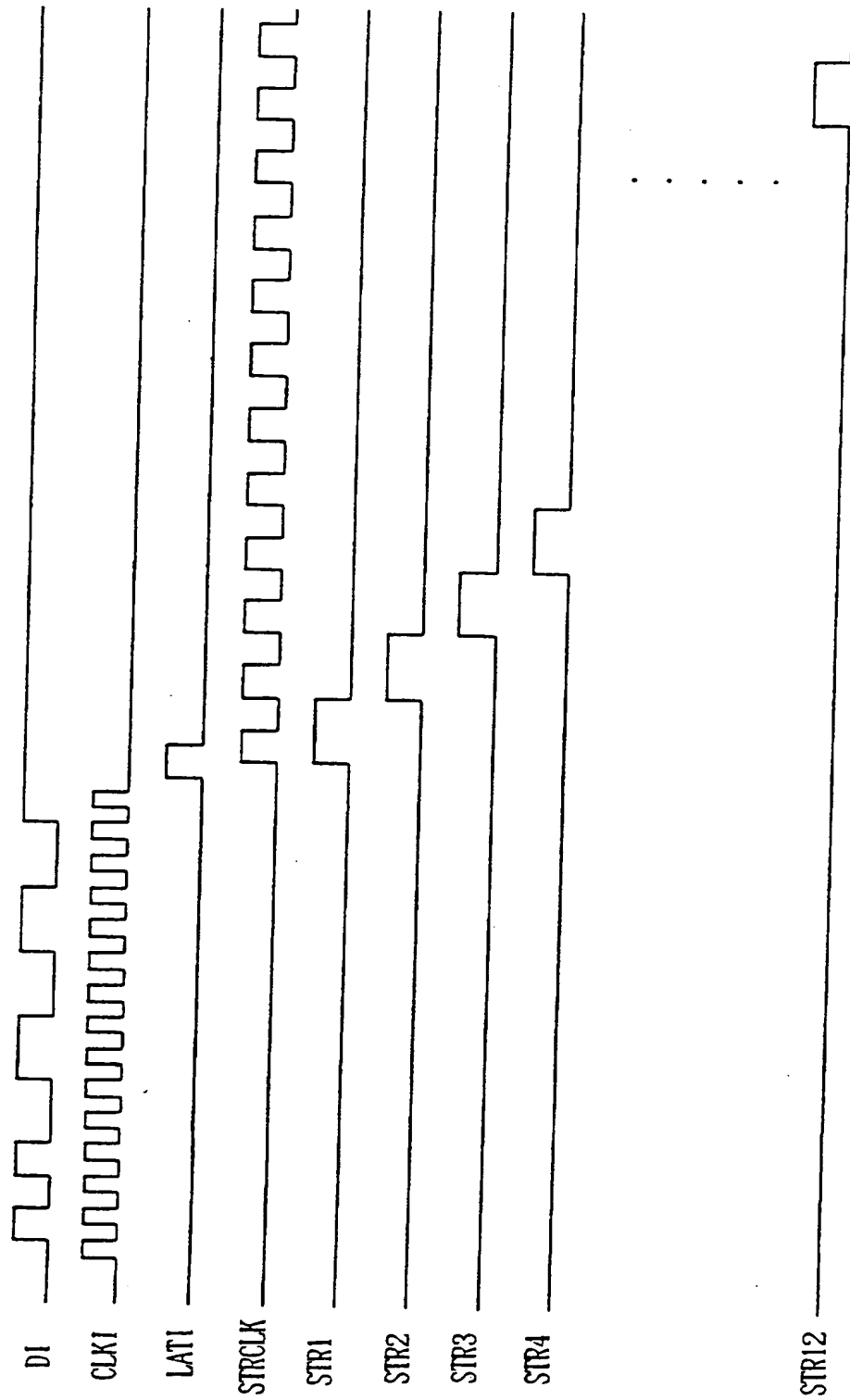


FIG. 10

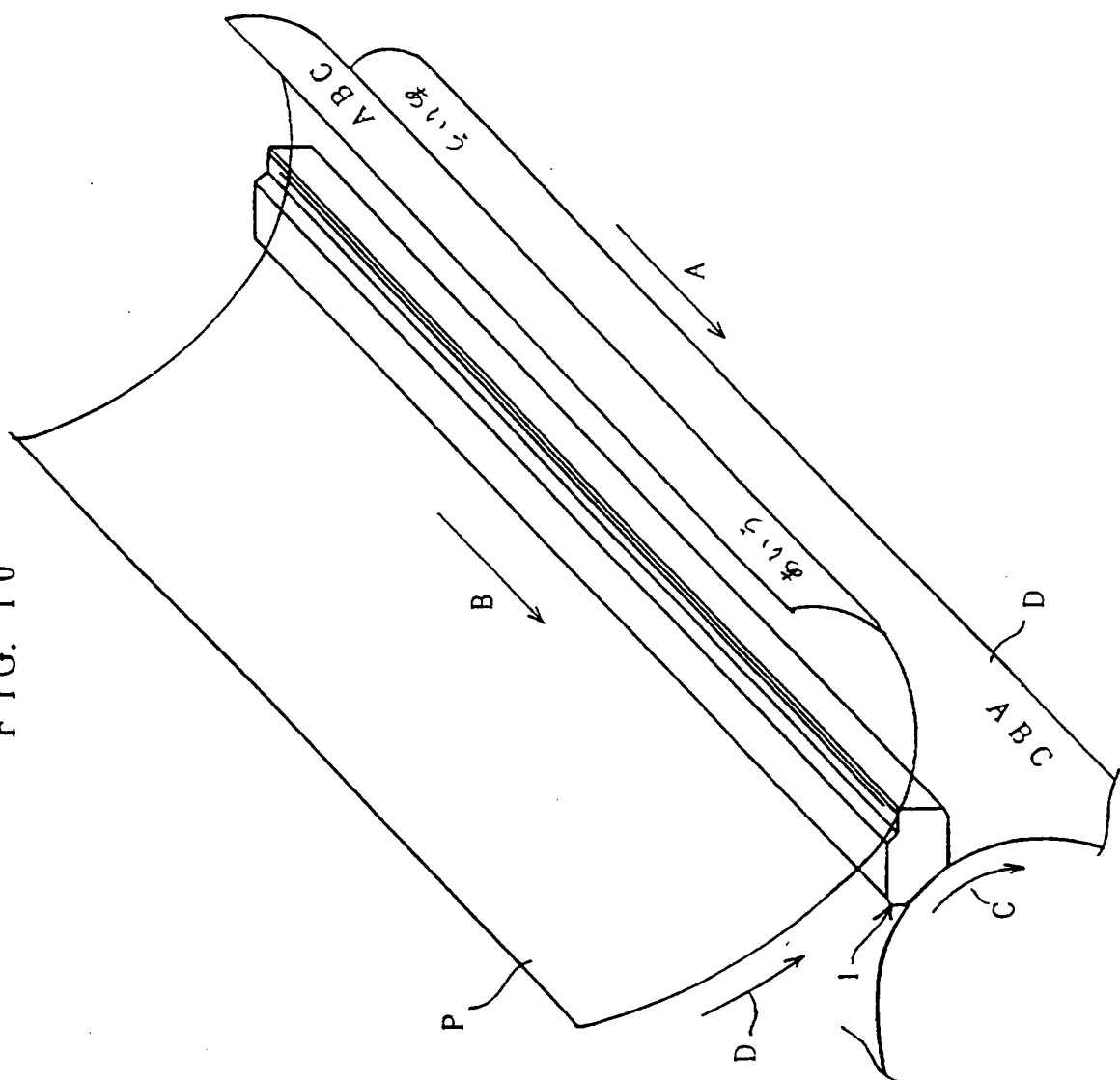


FIG. 11

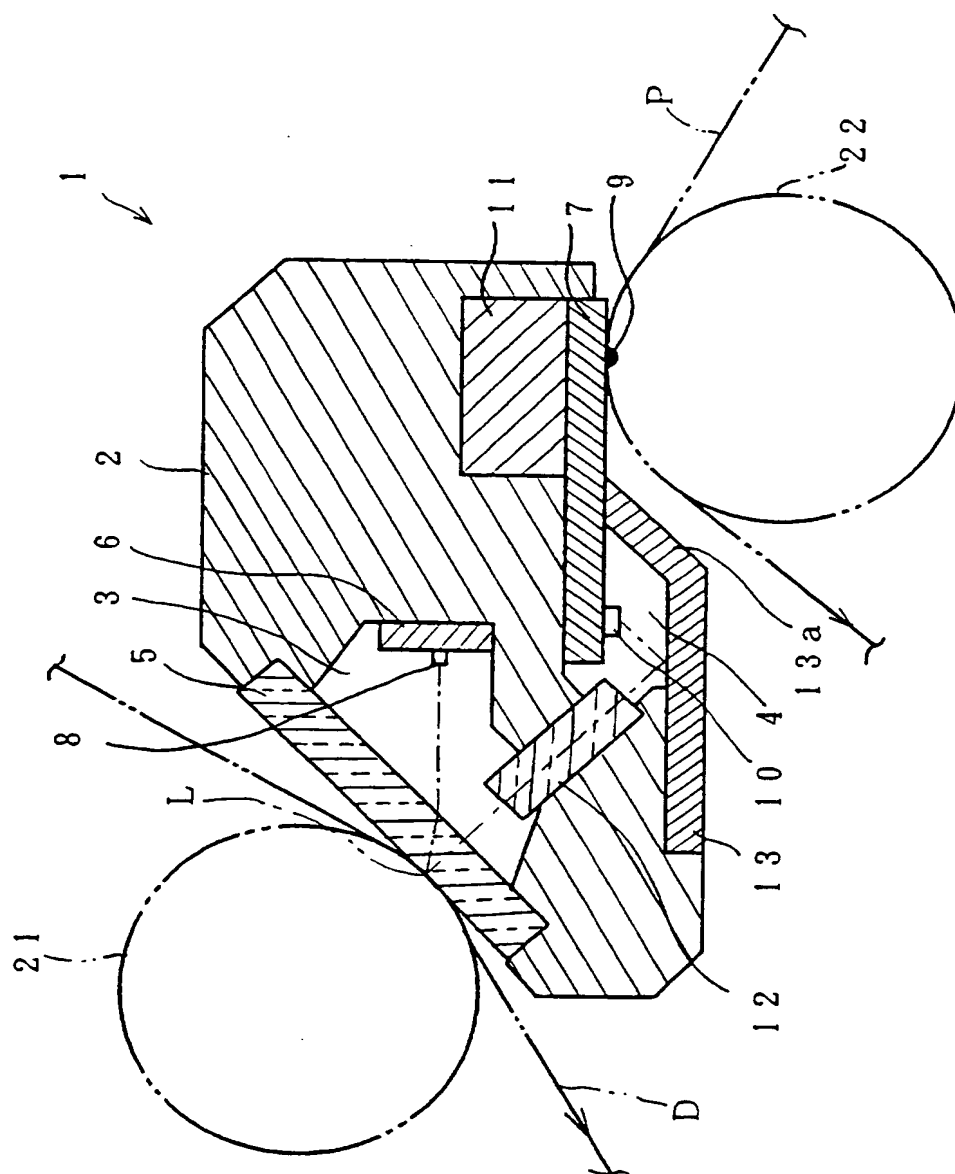




FIG. 12

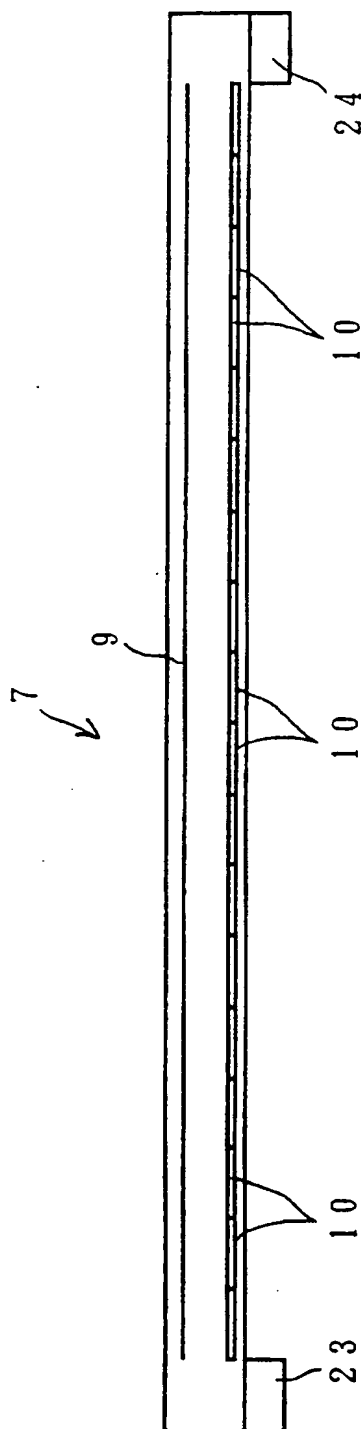


FIG. 13

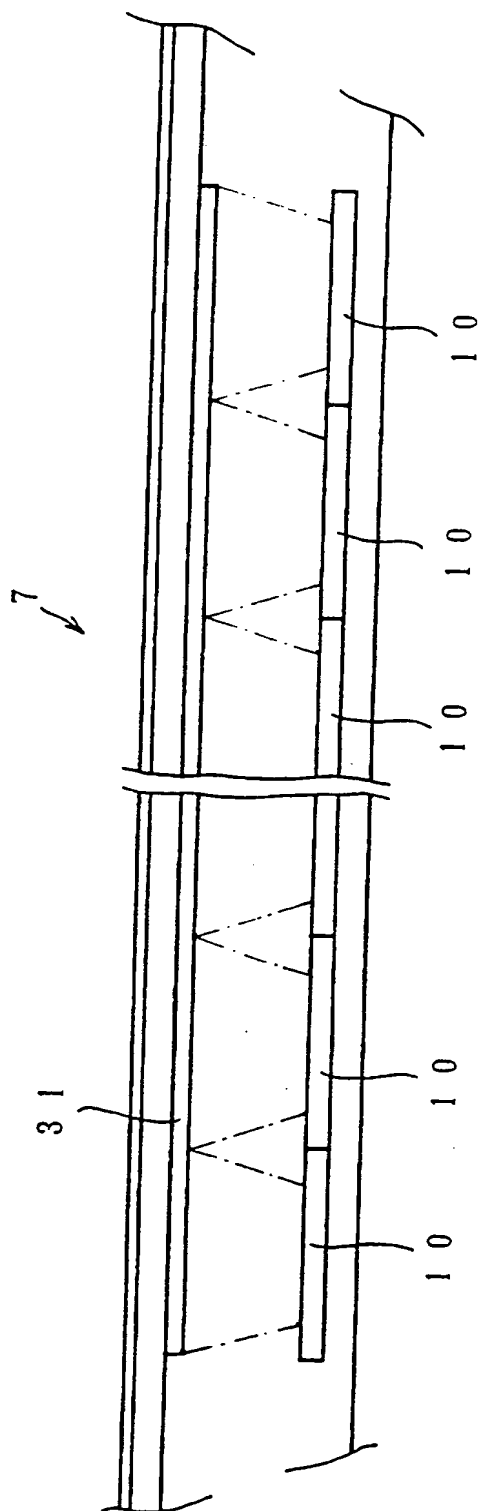


FIG. 14

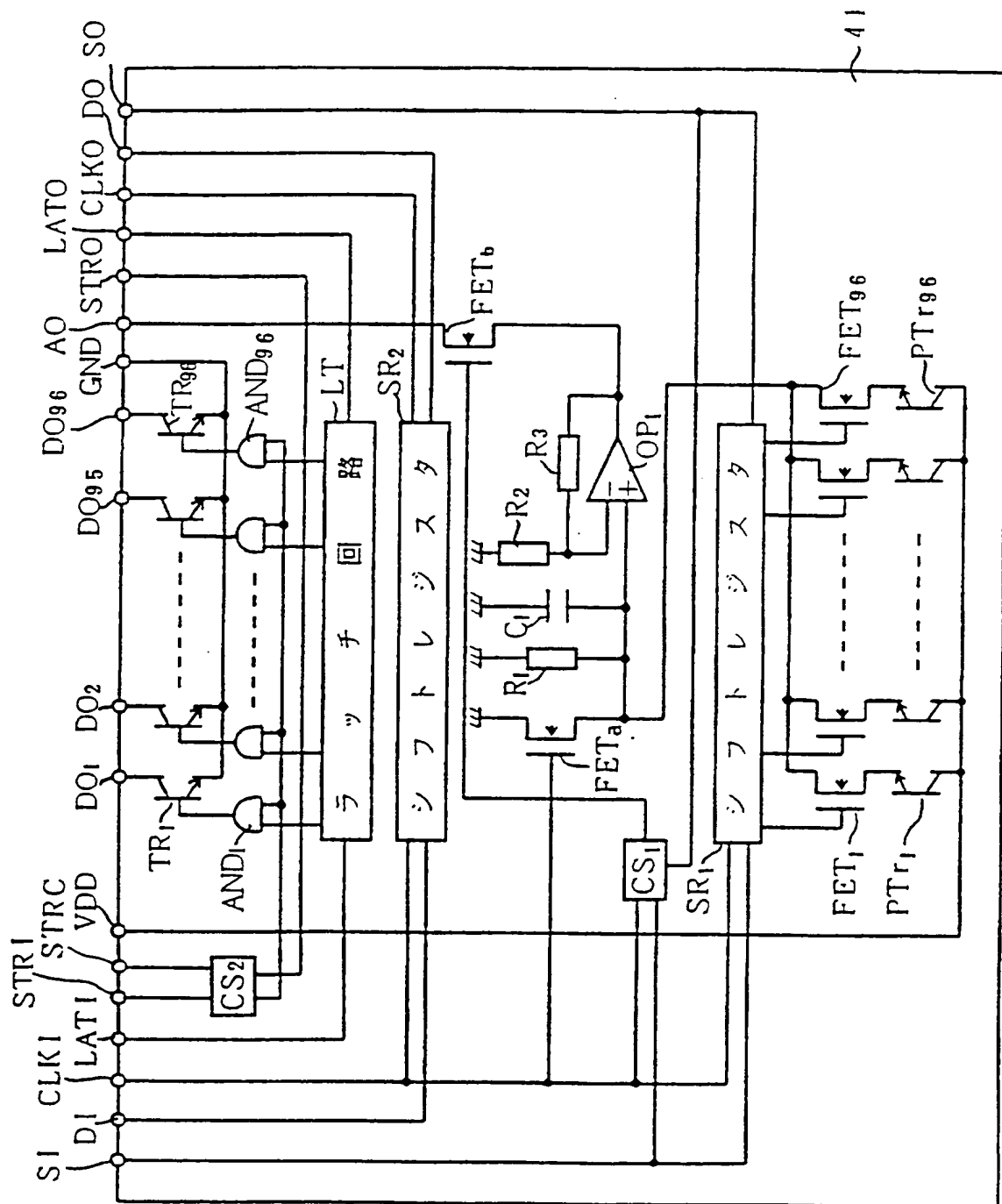


FIG. 15

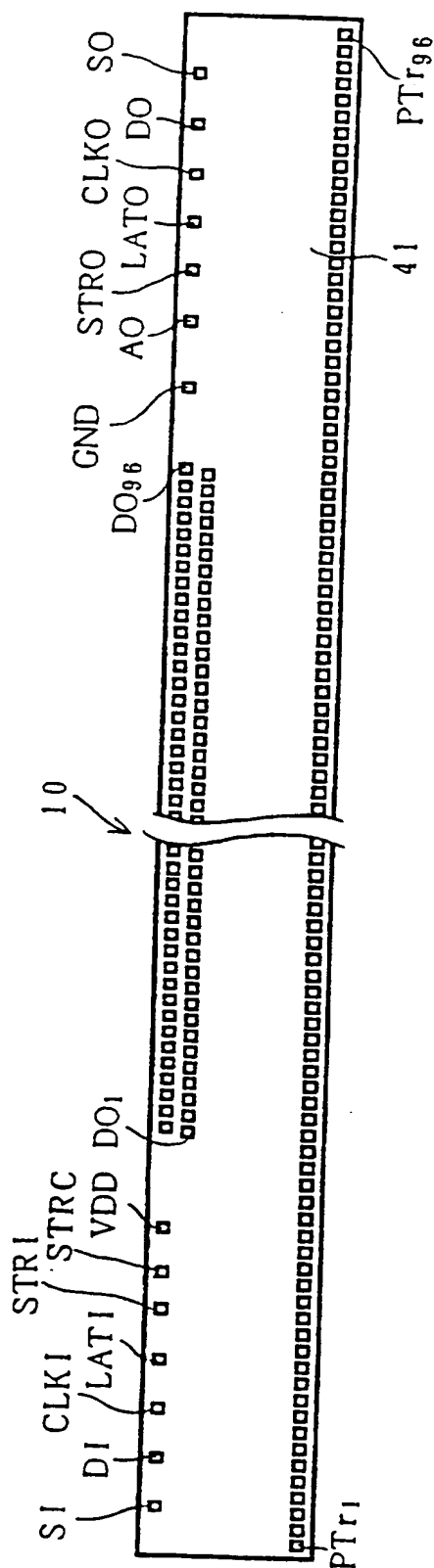


FIG. 16

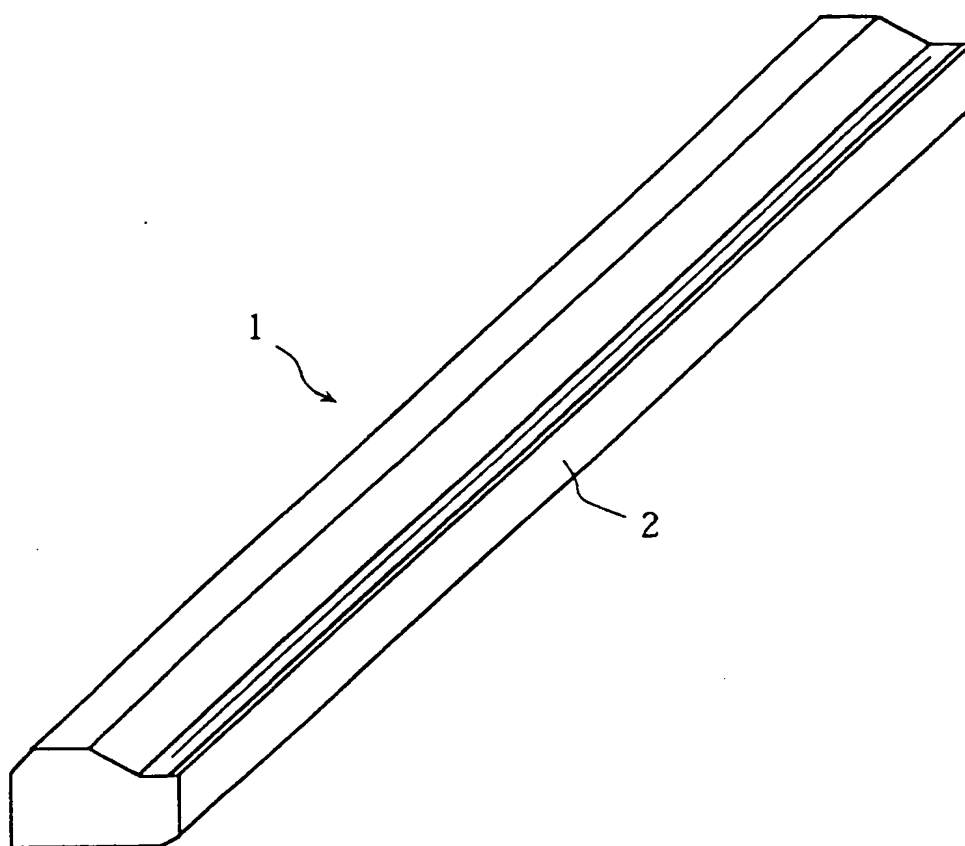


FIG. 17

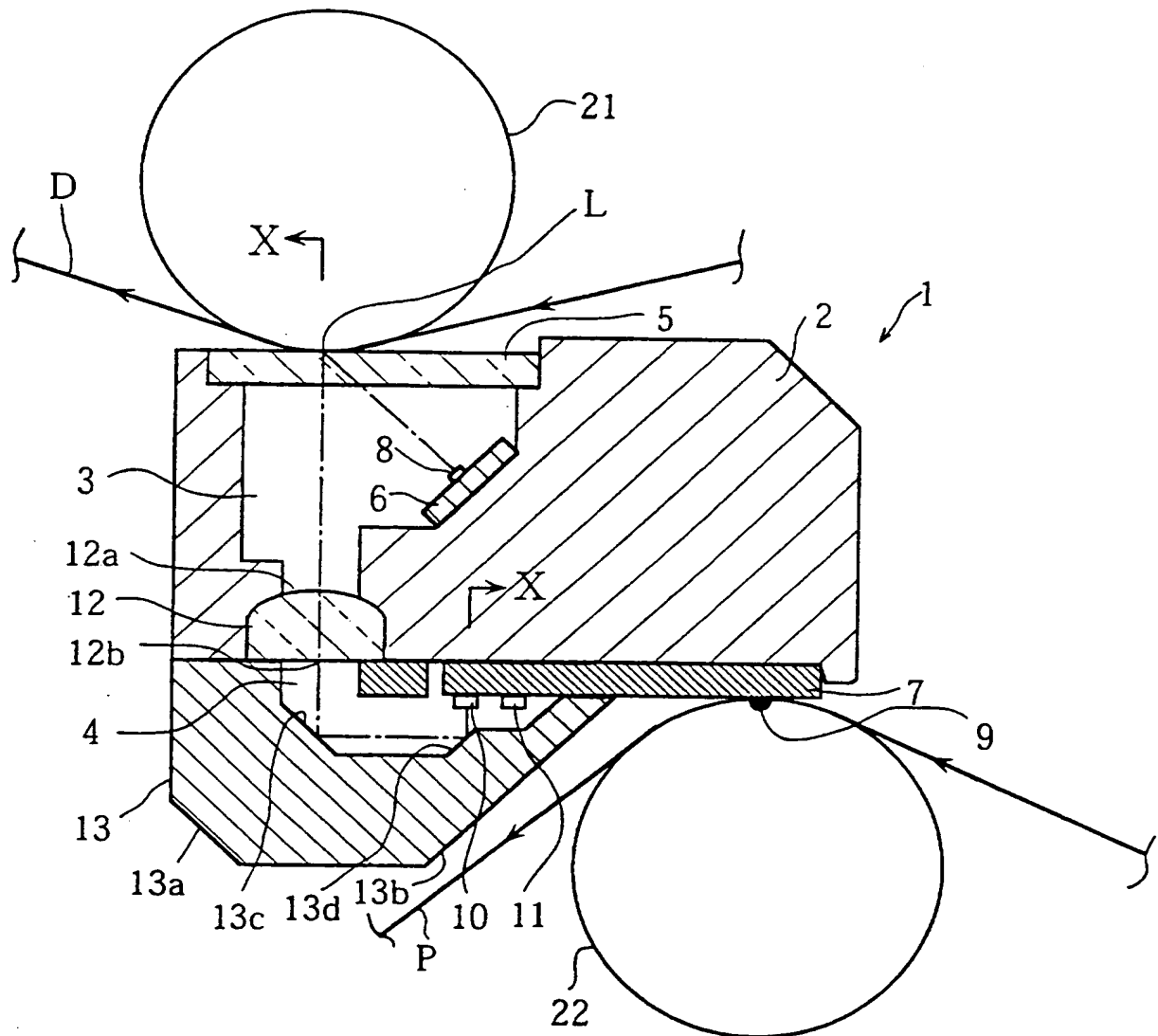


FIG. 18

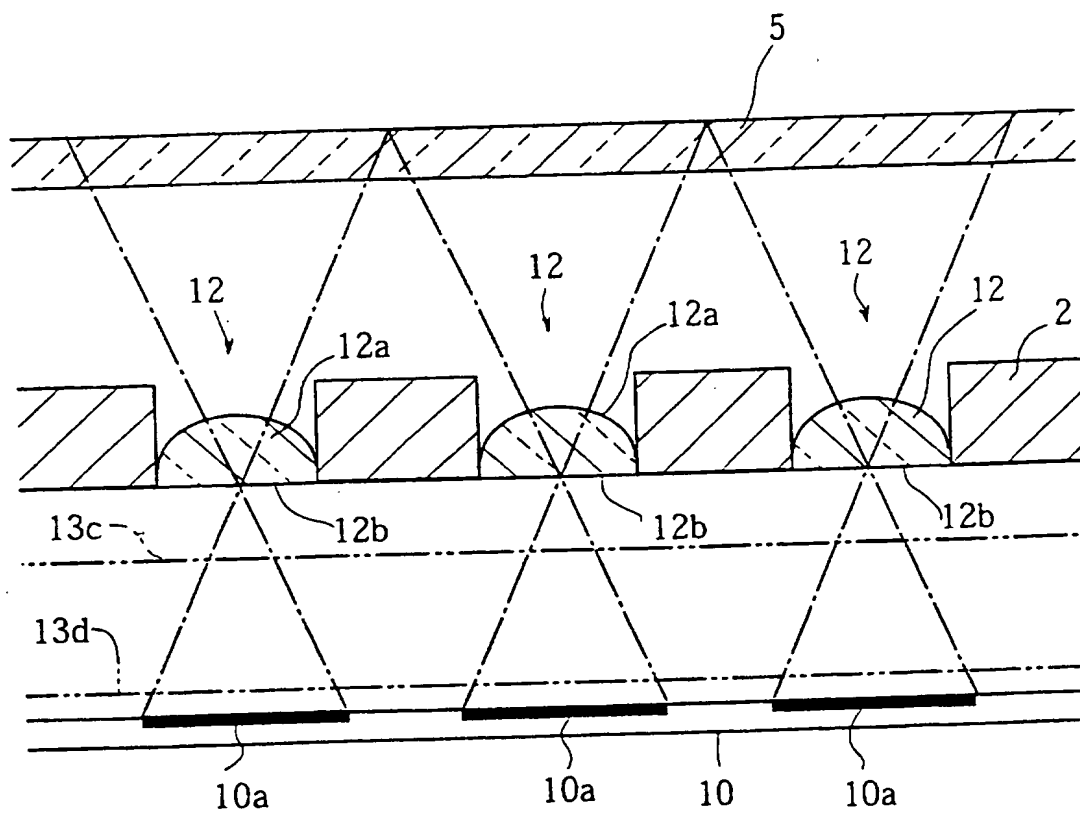


FIG. 19

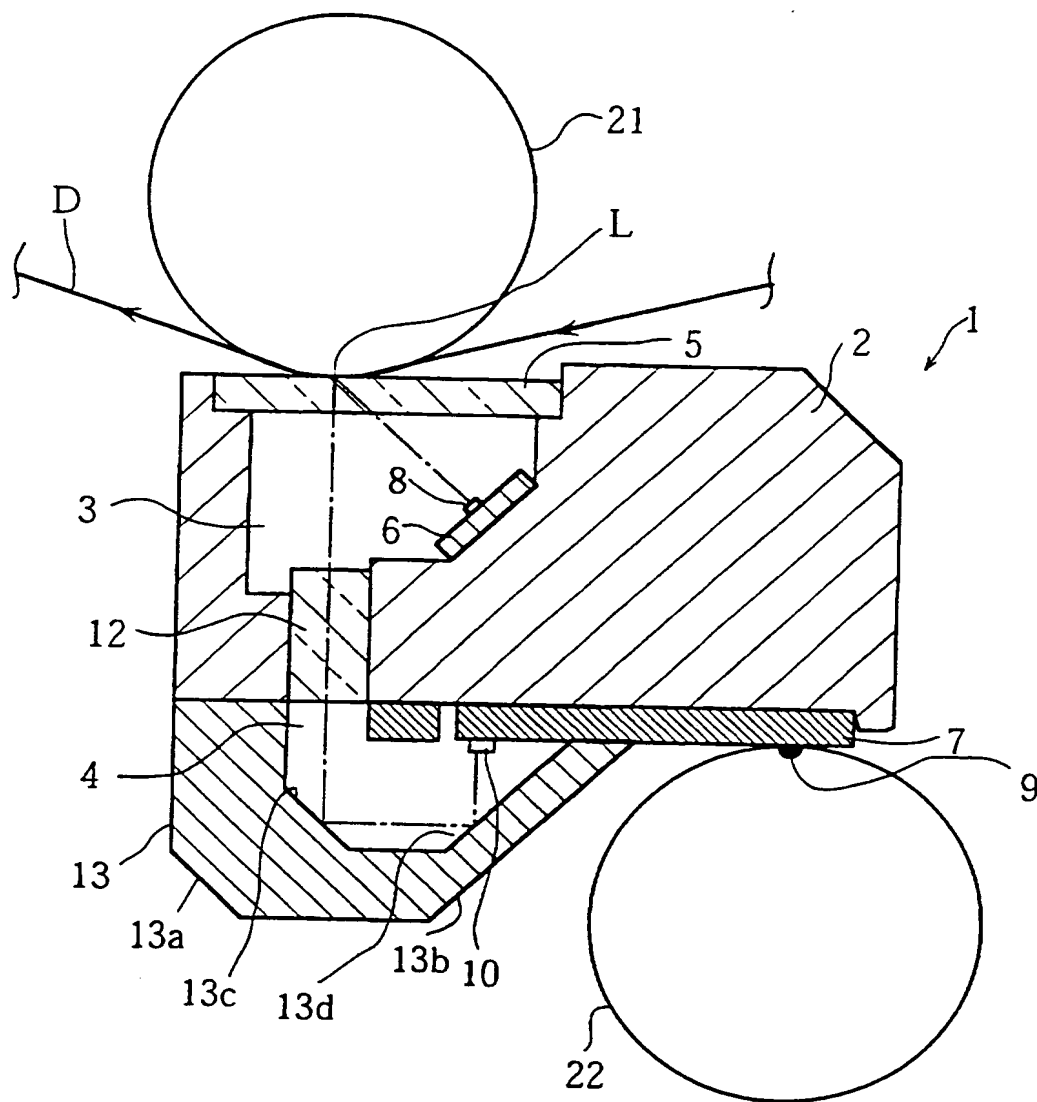




FIG. 20

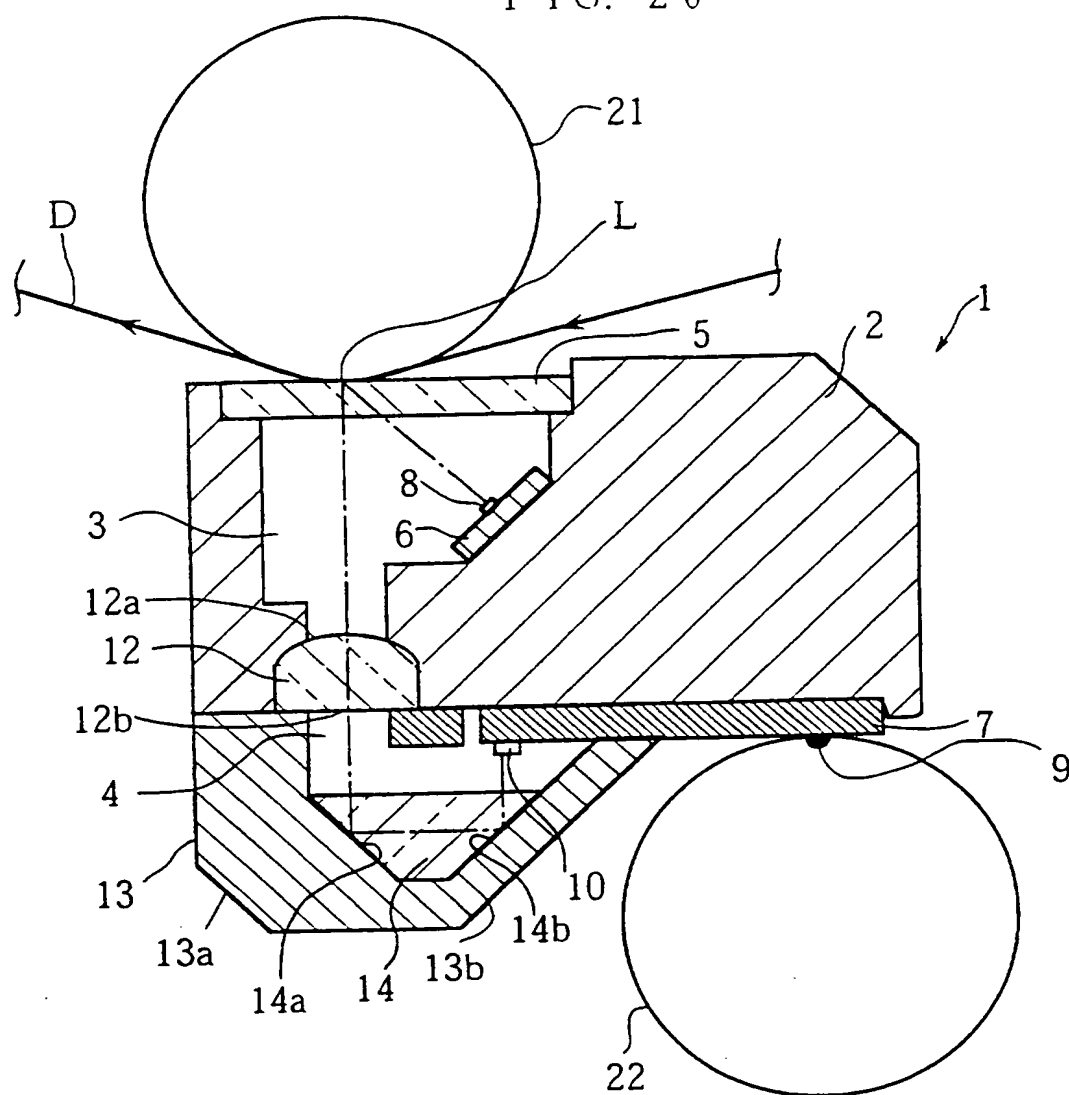


FIG. 21

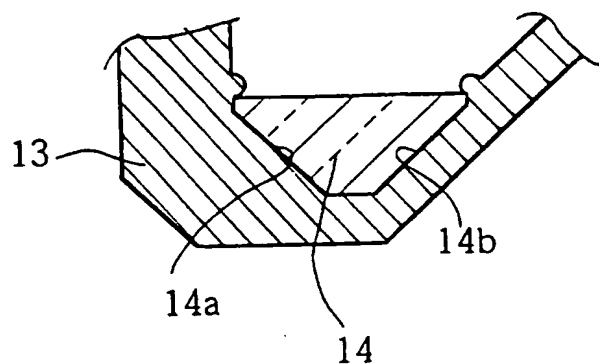
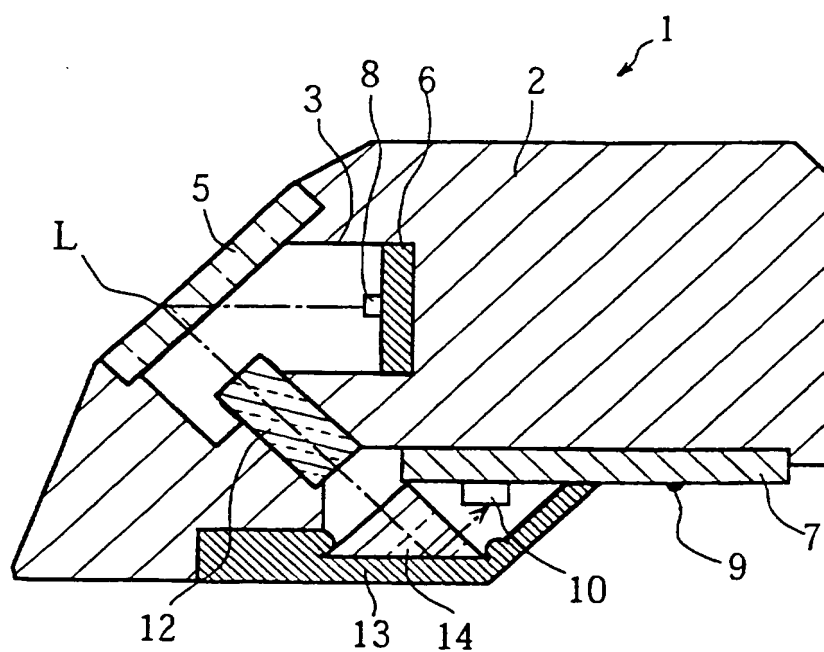


FIG. 22



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP97/02642

## A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl<sup>6</sup> H04N1/024

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl<sup>6</sup> H04N1/024-1/036

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1926 - 1996

Kokai Jitsuyo Shinan Koho 1971 - 1996

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 07-33067, U (Nitsuko Corp.), June 16, 1995 (16. 06. 95) (Family: none)	1 - 16
Y	JP, 02-36258, U (Ricoh Co., Ltd.), March 8, 1990 (08. 03. 90) (Family: none)	1 - 16
Y	JP, 61-152160, A (Hitachi, Ltd.), July 10, 1986 (10. 07. 86) (Family: none)	2, 16
Y	JP, 03-70459, U (NEC Corp.), July 15, 1991 (15. 07. 91) (Family: none)	5
Y	JP, 06-86010, A (Matsushita Electric Industrial Co., Ltd.), March 25, 1994 (25. 03. 94) (Family: none)	6
Y	JP, 08-184916, A (Kyocera Corp.), July 16, 1996 (16. 07. 96) (Family: none)	7

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

## \* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&amp;" document member of the same patent family

Date of the actual completion of the international search

October 20, 1997 (20. 10. 97)

Date of mailing of the international search report

October 28, 1997 (28. 10. 97)

Name and mailing address of the ISA/

Japanese Patent Office

Facsimile No.

Authorized officer

Telephone No.

## 国際調査報告

国際出願番号 PCT/JP97/02642

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl.<sup>6</sup> H04N1/024

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl.<sup>6</sup> H04N1/024-1/036

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996  
日本国公開実用新案公報 1971-1996

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P, 07-33067, U (日通工株式会社) 16. 6月. 1995 (16. 06. 95) (ファミリーなし)	1-16
Y	J P, 02-36258, U (株式会社リコー) 8. 3月. 1990 (08. 03. 90) (ファミリーなし)	1-16
Y	J P, 61-152160, A (株式会社日立製作所) 10. 7月. 1986 (10. 07. 86) (ファミリーなし)	2, 16
Y	J P, 03-70459, U (日本電気株式会社) 15. 7月. 1991 (15. 07. 91) (ファミリーなし)	5
Y	J P, 06-86010, A (松下電器産業株式会社) 25. 3月. 1994 (25. 03. 94) (ファミリーなし)	6
Y	J P, 08-184916, A (京セラ株式会社) 16. 7月. 1996 (16. 07. 96) (ファミリーなし)	7

☐ C欄の続きにも文献が列举されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」先行文献ではあるが、国際出願日以後に公表されたもの  
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」口頭による開示、使用、展示等に言及する文献  
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

- の日の後に公表された文献  
「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」同一パテントファミリー文献

国際調査を完了した日

20. 10. 97

国際調査報告の発送日

28.10.97

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100

東京都千代田区蔵が関三丁目4番3号

特許庁審査官 (権限のある職員)

渡辺 努

印

5C

8948

電話番号 03-3581-1101 内線3543